

(19) Japan Patent Office (JP)

(11) Japanese Unexamined Patent Application Publication Number

(12) Japanese Unexamined Patent Application Publication (A)**H4-065603**

(43) Publication date: March 2, 1992

(51) Int. Cl. ⁶	Identification Symbol	Office Reference Number	FI	Technical indication location
G 01 B 11/00 H01L 21/027	C	7625-2F		
		7352-4M 7352-4M	H 01 L 21/30	311 B 311 M

Request for examination: Not yet requested No. of claims: 1 (Total of 26 pages)

(54) Title of the Invention: Substrate Alignment Method

(21) Application No. Patent application no. H2-178228
 (22) Date of Application July 5, 1990

(72) Inventor	Kenji Nishi	c/o Ohi Factory, Nikon Corp. 1-6-3 Nishi-ohi, Shinagawa, Tokyo
(71) Applicant	Nikon Corp.	3-2-3 Marunouchi, Chiyoda-ku, Tokyo
(74) Agent	Tako Watanabe, patent attorney	

SPECIFICATION**1. Title of the Invention**

Substrate Alignment Method

2. Scope of Patent Claims

An alignment method for photoelectrically detecting optical information generated from an alignment mark, which is formed on a substrate so as to have a geometric or optical change, by an electro-optical scanning device, and processing a time-series photoelectric signal of which the intensity changes with respect to a relative scanning direction of the alignment mark, thus determining the position of the alignment mark in the relative scanning direction, characterized in that the method comprises: a process for obtaining the photoelectric signal having a waveform with extreme values at a pair of mark edge portions which define the width in the relative scanning direction of the alignment mark from the electro-optical scanning device, a first determination process for determining the position of the alignment mark based on a pair of slope waveform portions existing at an inner side of the two extreme values of the photoelectric signal waveform; a second determination process for determining the position of the alignment mark based on a pair of slope waveform portions existing at an outer side of the two extreme values of the photoelectric signal waveform; a third determination process for determining the position of the alignment mark based on slope waveform portions existing at both the inner and outer sides of

the two extreme values of the photoelectric signal waveform; and a process for selecting any one of the first determination process, the second determination process, and the third determination process in accordance with a targeting alignment precision of the substrate.

3. Detailed Description of the Invention

Industrial Field of Utilization

The present invention relates to a method for performing alignment by photoelectrically detecting an alignment mark formed on a semiconductor wafer, a plate for liquid crystal displays, or the like.

Prior Art

Conventionally, when positioning (alignment) a wafer, a plate, and the like, a method of photoelectrically detecting an alignment mark formed at a predetermined position on a substrate through the objective lens of a microscope has been used.

The photoelectric detection method is roughly classified into two methods. One is a light beam scanning method in which the mark is relatively scanned by the spot of a laser beam or the like, and scattering light beams or diffracted light beams generated by the mark are received by a photomultiplier, a photodiode, or the like. The other method utilizes an image signal of a mark obtained by a television camera (Vidicon tube or CCD) imaging the mark uniformly illuminated to obtain an enlarged image thereof.

In either case, the photoelectric signal obtained thus is subjected to waveform processing to obtain the central position of the mark.

Although the light beam scanning method and the imaging method have completely different structures in their scanning systems, in this specification, both of the scanning systems will be considered as being an electro-optical scanning device (hereinafter referred to as EOS (Electrical-Optical Scanner)).

Among such EOS systems, as a method of detecting the mark position by moving a wafer stage one-dimensionally with respect to the laser beam spot, there is known a technique such as disclosed in US Patent Nos. 4,655,598, 4,677,301, and 4,702,606, for example.

In addition, as a method of detecting the mark position within the one-dimensional scanning range of a scanning beam with a wafer stage positioned according to a designed value, there is known a technique such as disclosed in US Patent Nos. 4,390,279 and 4,566,795, for example.

In addition, as an EOS system using the imaging method, there is known a technique such as disclosed in US Patent Nos. 4,402,596, 4,679,942 and 4,860,374, for example.

In these conventional techniques, monochromatic light is used as the scanning beam or the mark illumination light for the two main reasons given below.

(1) A projection exposure apparatus (stepper) of the type which detects a wafer mark through a projection optical system uses single-wavelength illumination light or a laser beam in order to avoid large chromatic aberration of the projection optical system.

(2) A monochromatic laser beam is used to obtain a small focusing spot so that high-luminance and high-resolution detection can be realized.

When monochromatic illumination light (or a beam) is used as set forth above, a relatively large S/N ratio can be obtained. However, since in wafers handled by the exposure apparatus, a photoresist layer with a thickness of 0.5 μm to 2 μm is usually formed on the entire wafer surface, an interference phenomenon occurs due to the monochromatic properties, and this often results in detection errors in detection of the mark position or makes a resulting image unclear.

In this context, proposals have been made in recent years to use a multi-wavelength or wideband illumination light in order to reduce the interference phenomenon caused by the resist.

For example, in an EOS system using the imaging method, when illumination light is generated by a halogen lamp or the like, and the wavelength bandwidth thereof is set to approximately 300 nm (excluding the photosensitive region for the resist), there is almost no coherence in the rays themselves reflected from the resist surface and the wafer surface. Thus, it is possible to detect a clear image. Therefore, in the imaging method, by only using white (wideband) illumination light and an achromatic imaging optical system, it is possible to obtain an extremely accurate alignment sensor which is not affected by the resist.

Problems to Be Solved by the Invention

As described above, when generation of an interference fringe is suppressed by using polychromatic or white illumination light, and detection of a clear image is enabled, factors causing small errors which have been neglected or unnoticed have been focused on.

In other words, since the step structure of the alignment mark is detected more clearly, the detection or alignment precision is affected by a slight difference in the profiles of the mark edges.

In the past, various algorithms have been used for image signal processing. However, neither of the algorithms has taken into consideration a slight change in the mark edge profiles, and the algorithms had their own limit in improving the overall alignment precision.

The present invention is designed in consideration of such problems, and the object thereof is to improve the alignment precision.

Means to Solve Problems

The present invention relates to a method of photoelectrically detecting optical information generated from an alignment mark on a substrate such as a wafer by an electro-optical scanning device such as a television camera or a scanning laser and processing a time-series photoelectric signal (image signal) of which the intensity changes with respect to a relative scanning direction of the alignment mark, thus determining the position of the alignment mark.

According to the present invention, the method includes the processes given below: a process for obtaining the photoelectric signal having a waveform with extreme values at a pair of mark edge portions which define the width in the relative scanning direction of the alignment mark from the electro-optical scanning device, a first determination process for determining the position of the alignment mark based on a pair of slope waveform portions existing at an inner side of the two extreme values of the photoelectric signal waveform; a second determination process for determining the position of the alignment mark based on a pair of slope waveform portions existing at an outer side of the two extreme values of the photoelectric signal waveform; a third determination process for determining the position of the alignment mark based on slope waveform portions existing at both the inner and outer sides of the two extreme values of the photoelectric signal waveform; and a process for selecting any one of the first determination process, the second determination process, and the third determination process in accordance with a targeting alignment precision of the substrate.

Action

In the present invention, basically, the signal waveform processing is performed as shown in FIG. 2.

FIG. 2(A) shows the cross-sectional structure of a convex mark MK formed on a wafer W with a resist layer PR uniformly coated on the surface thereof.

FIG. 2(B) shows the waveform of a video signal VS when an image of the mark MK was captured by a television camera along a scanning line that passes across the edges E1 and E2 at both ends of the mark MK. This video signal VS represents the bottom waveform portions BW1 and BW2 which have minimum values at the positions of the edges E1 and E2 at both ends of the mark MK. The waveform level between the bottom waveform portions BW1 and BW2 varies depending on the reflectance of the mark MK itself, and the waveform level on the left side of the bottom waveform portion BW1 and the waveform level on the right side of the

bottom waveform portion BW2 vary depending on the reflectance of the wafer substrate.

FIG. 2(C) is an enlarged view of the two bottom waveform portions BW1 and BW2. The bottom waveform portion BW1 has a down-slope portion DSL1 which falls down to the bottom level BT1 as the scanning advances, and an up-slope portion USL1 which rises from the bottom level BT1 as the scanning advances. Likewise, the bottom waveform portion BW2 has a down-slope portion DSL2 which falls down to the bottom level BT2 and an up-slope portion USL2 which rises from the bottom level BT2. In the present invention, the central position of the mark MK with respect to the scanning direction is determined by selectively using the slope portions DSL1, USL1, DSL2, and USL2 of the bottom waveform portions BW1 and BW2 corresponding respectively to both edges E1 and E2 of the mark MK.

In each of the slope portions, those slope portions existing at the inner side are the up-slope portion USL1 and the down-slope portion DSL2, and those slope portions existing at the outer side are the down-slope portion DSL1 and the up-slope portion USL2.

In actual processing, for one bottom waveform portion BW1, the scanned position P1 where the slope portion DSL1 coincides with a slice level S1 which divides the values between the peak value at the shoulder of the down-slope portion DSL1 and the bottom level BT1 by a predetermined ratio (50%, for example), and the scanned position P2 where the slope portion USL1 coincides with the slice level S2 which divides between the peak value at the shoulder portion of the up-slope portion USL1 and the bottom level BT1 by a predetermined ratio are calculated.

Likewise, for the other waveform portion BW2, the position P3 obtained by comparing the down-slope portion DSL2 with the slice level S3 and the position P4 obtained by comparing the up-slope portion USL2 with the slice level S4 are determined.

Therefore, the computation of the central position Pm of the mark MK is basically performed in accordance with any one of the three equations given below.

$$Pm = (P2 + P3)/2 \dots (1)$$

$$Pm = (P1 + P4)/2 \dots (2)$$

$$Pm = (P1 + P2 + P3 + P4)/4 \dots (3)$$

Here, equation (1) is the basic expression of the inner slope determination method; equation (2) is for the outer slope determination method; and equation (3) is for the both-slope determination method.

In the present invention, the alignment of a wafer is executed by selecting the determination method which optimizes the precision when the wafer was actually aligned, for example.

Embodiments

Hereinafter, with reference to FIG. 1, the structure of a projection exposure apparatus suitable for implementing the method according to an embodiment of the present invention will be described.

In FIG. 1, an image of a pattern area PA on a reticle R is projected through a projection lens PL and formed on a wafer W. The wafer W is mounted on a stage ST that moves in the X and Y directions by the step-and-repeat method, and the coordinate position of the stage ST is measured by interferometers IFX and IFY. The reticle R is aligned with respect to the apparatus (the optical axis of the projection lens PL) by positioning reticle alignment marks RM1 and RM2 provided at both sides of the pattern area PA with respect to reticle alignment microscopes RAS1 and RAS2. In addition, marks (windows) for the die-by-die alignment are formed in a region corresponding to the peripheral street lines of the pattern area PA. The marks (windows) are detected by TTR (through-the-reticle) alignment microscopes DAS1, DAS2, DAS3, and DAS4 together with wafer marks for the die-by-die alignment attached to each shot area on the wafer W.

In this specification, the method according to the present embodiment is applied to a wafer alignment sensor which detects only the marks on the wafer W by the off-axis method. This wafer alignment sensor includes a mirror 10 arranged in the close vicinity of a position below the projection lens PL, an objective lens 12, a beam splitter 14, an imaging lens 16, a conjugate index plate 18, an image pickup lens 20, and a CCD two-dimensional image pickup element 22. In addition, in order to illuminate the mark area on the wafer W, there is provided an illumination optical system including an optical fiber 24 which induces wideband light emitted from a halogen lamp, a high-luminance polychromatic LED or the like, a condenser lens 26, an illumination field diaphragm 28, a lens system 30, and the beam splitter 14 which has been mentioned earlier.

In the above-mentioned structure, the wafer W is arranged to be optically conjugate to the index plate 18 in relation to the objective lens 12 and the combined system composed of the objective lens 12 and the imaging lens 16. Moreover, the wafer W is arranged to be conjugate to the index plate 18 and the light receiving surface of the CCD 22 in relation to the image pickup lens 20.

Therefore, the CCD 22 images the mark on the wafer W to obtain an enlarged image thereof and images the fixed (reference) mark on the index plate 18 to obtain an enlarged image thereof simultaneously. In addition, the emission end surface of the fiber 24 of the illumination optical system is relayed as a secondary light source image to the pupil plane (the position of an aperture diaphragm) between the objective lens 12 and the lens system 30 to provide Kohler's illumination to the wafer W. Furthermore, the field diaphragm 28 is conjugate to the wafer W by the combined

system composed of the objective lens 12 and the lens system 30, and the aperture image of the field diaphragm 28 is conjugate to the wafer W. Accordingly, the aperture image of the field diaphragm 28 is projected onto the wafer W. In the present embodiment, at least the objective lens 12, the imaging lens 16, and the image pickup lens 20 are made achromatic so as to suppress deterioration of the imaging characteristics due to chromatic aberration.

In addition, in the apparatus according to the present embodiment, a reference mark FM is provided on the stage ST and is used for measuring the distance (baseline) between the projection point on the wafer W of the index mark on the index plate 18 in the wafer alignment sensor and the projection point of the reticle alignment marks RM1 and RM2 on the reticle R or the marks for the die-by-die alignment.

Next, with reference to FIG. 3, the processing circuit for the video signal from the CCD 22 shown in FIG. 1 will be described. The CCD 22 is a two-dimensional image pickup element with picture elements (pixels) arranged in the horizontal and vertical scanning directions. In the CCD 22 of the present embodiment, however, the horizontal scanning direction is assumed to coincide with the direction crossing the edges of the mark on the wafer W.

From the CCD 22, a composite video signal, which is a mixture of the horizontal synchronization signal and vertical synchronization signal, is obtained. This video signal is transferred to an analog-digital converter (ADC) 42 via a pre-processing circuit 40 such as a frequency filter or an AGC. On the other hand, the video signal from the CCD 22 is also transferred to a control circuit 44 including a synchronization signal separator circuit, a clock generator circuit, and the like. This control circuit 44 outputs a clock signal SCL in accordance with the horizontal synchronization signal from the CCD 22 such that one clock pulse is generated for each electrical scanning (readout scan) of one pixel. This clock signal SCL is transferred to a comparator 46, which detects whether or not the electrical scanning of the CCD 22 has covered the sampling range (the number of horizontal scanning lines in the vertical direction) in one frame, and to an address counter 48 which outputs an address value to a memory (RAM) 43 for storing the output data from the ADC 42. Therefore, in the RAM 43, the digital waveform data of a designated number of horizontal scanning lines as counted from a predetermined horizontal scanning line of the CCD 22 are stored. The waveform data stored in the RAM 43 are read into a processor 50 through an address bus A-BUS and a data bus D-BUS controlled by the process 50 and are subjected to predetermined waveform processing. To the address bus A-BUS and data bus D-BUS of the processor 50, a stage controller 52 is connected to control the stage ST. This controller 52 receives the coordinate measurement values from the interferometers IFX and IFY and controls a driving motor 54 of the stage ST.

Next, with reference to FIG. 4, FIG. 5, and FIG. 6, the mark configuration and arrangement suitable for the present embodiment will be described.

FIG. 4 shows the shot arrangement on the wafer W, and the projected image in the pattern area PA of the reticle R is aligned with respect to each of the shot areas SA. Then, during the exposure, the center CC of each of the shot areas SA coincides with the center of the pattern area PA of the reticle R. The center lines rectangular at the center CC are parallel to the X and Y axes of the orthogonal coordinate system defined by the interferometers of the wafer stage ST.

Now, in each of the shot areas SA, the wafer marks for the die-by-die alignment MD1, MD2, MD3, and MD4 are formed. In the present embodiment, it will be assumed that these marks MD1 to MD4 are detected by the off-axis wafer alignment sensors (10 to 30). It will be also assumed that each of the marks MDn is a multi-mark composed of four bar marks BPM1, BPM2, BPM3, and BPM4 arranged in parallel with equal intervals as shown in FIG. 6(A). In addition, it will be assumed that as shown in FIG. 6(B), the bar marks BPMn are formed convexly on the wafer substrate. The center Cl of the mark MDn is located between the bar marks BPM2 and BPM3.

In addition, FIG. 5 shows the arrangement of the index marks TL and TR on the conjugate index plate 18, and each of the index marks TL and TR is formed by two fine lines which are formed by a chrome layer on a transparent glass plate. During the alignment, the stage ST is positioned so that the mark MDn is interposed between the two index marks TL and TR. FIG. 7 shows an example of the video signal waveform thus obtained.

FIG. 7(A) shows the state where the wafer mark MDn is interposed between the index marks TL and TR, and there is a slight deviation between the center Cl of the wafer mark MDn and the center Ct of the index marks TL and TR. The processor 50 shown in FIG. 3 computes this deviation amount precisely. As shown in FIG. 7(B), the video signal waveform obtained along the horizontal scanning line SL of the CCD 22 becomes bottom (minimum value) only at the edge positions of each mark because the interference phenomenon on the resist layer is reduced by the use of the wideband illumination light. In FIG. 7(B), the index marks TL and TR each are composed of two fine bar marks. Accordingly, one bar mark thereof has one bottom waveform, and thus BL1, BL2, BR1, and BR2 are obtained. Moreover, at each of the edge positions of the four bar marks BPM1 to BPM4 of the wafer mark MDn, a total of eight bottom waveforms WL1, WR1, WL2, WR2, WL3, WR3, WL4, and WR4 are obtained.

Nevertheless, the optical phenomena of the bottom waveforms appearing at the positions of the index marks TL and TR and the bottom waveforms appearing at the respective edge positions of the wafer mark MDn are completely different. In

other words, the index marks TL and TR are imaged on the CCD 22 as dark portions because they are illuminated by the transmission of the illumination light reflected from the wafer surface. On the contrary, the edges of the wafer mark are imaged as dark portions (dark lines) because the illumination light is scattered at an angle larger than the numerical aperture (NA) of the objective lens 12 or the like and will not return in the imaging optical path to the CCD 22.

In this respect, the signal waveform shown in FIG. 7(B) is the one obtained by averaging the signal waveform obtained along N scanning lines SL by the number of pixel columns in the vertical direction as shown in FIG. 7(A). This averaging is executed by the processor 50 reading the waveform data for N lines from the RAM 43.

Subsequently, the alignment method according to the present embodiment will be described. In this description, it will be assumed that several parameters are set in the processor 50 in advance. The typical parameters thereof are given below.

- (1) A center address value ACC for the index marks TL and TR
- (2) A distance Lt (μm) between the index marks TL and TR on the wafer
- (3) Respective number Kt of index marks TL and TR
- (4) Number Km of wafer marks MDn
- (5) Point (address) numbers HL and HR from the center address value ACC of the index marks TL and TR
- (6) Point (address) numbers Pt for each processing width of the index marks TL and TR
- (7) Point (address) numbers Pm of the processing width from the center address value ACC of the wafer marks MDn

Of these parameters, the meanings of the point numbers HL, HR, Pt, and Pm are illustrated in FIG. 7(A).

In addition, in the present embodiment, it will be assumed that after completion of global alignment of the wafer W, fine positional detection is performed by the use of the wafer alignment sensors. Therefore, if the index marks TL and TR and the wafer mark MDn are detected by positioning the stage ST based on only the designed value of the shot arrangement on the wafer W after the global alignment is completed, there will be an alignment error ΔX corresponding to the residual error ($\pm 1 \mu\text{m}$ or less) during the global alignment, including small irregularities of the shot arrangement or the expansion/contraction of the wafer (W). This alignment error ΔX is the difference between the central positions C₁ and C_t shown in FIG. 7.

Meanwhile, when the waveform data for N scanning lines imaged by the CCD 22 are loaded into the RAM 43, the processor 50 executes the waveform processing according to the procedure shown in FIG. 8. Hereinafter, the processing will be described along the steps shown in FIG. 8.

Step 100

In this step, data for an arbitrary number of lines are selected from the original waveform data for N lines which have been loaded into the RAM 43, and are averaged for each pixel in the vertical direction to produce averaged waveform data for one line. The averaged waveform data thus produced is temporarily stored in the RAM 43.

In this respect, the scanning lines to be subjected to the averaging are not necessarily continuous in the vertical direction but may be selected at intervals of one line or two lines.

Step 102

Subsequently, the processor 50 executes smoothing of the averaged waveform data. This smoothing is carried out by passing the averaged waveform data through a numerical filter.

FIG. 9(A) shows an example of the averaged waveform data in the RAM 43, and the horizontal axis represents the address point of the RAM 43 and the vertical axis represents the level. This waveform is passed through a numerical filter FNa as shown in FIG. 9(B). In this way, the high-frequency components existing in the averaged waveform data are removed, and smoothed waveform data R(n) can be obtained. This waveform data R(n) is also temporarily stored in the RAM 43.

Step 104

Then, the processor 50 differentiates the averaged waveform data. This differentiation is carried out by passing the averaged waveform data through a numerical filter FNb having a constant inclination as shown in FIG. 9(C). In this way, the bottom waveform as shown in FIG. 9(A) becomes such differentiated waveform data P(n) as shown in FIG. 9(D). The address point PXD which is the bottom point on this differentiated waveform data coincides with the intermediate position of the down-slope portion DWS on the averaged waveform data (or smoothed waveform data), and the address point PXU which is the peak point on the differentiated waveform data coincides with the intermediate position of the up-slope portion UPS in the averaged waveform data.

Therefore, by executing the differentiation process, all slope positions on the smoothed waveform data can be defined. In this respect, the zero-crossing point for the differentiated waveform between the address points PXD and PXU in FIG. 9(D) coincides with the bottom point in the waveform shown in FIG. 9(A).

Step 106

Next, the processor 50 extracts all peak and bottom points in this differentiated waveform data P(n) and the positions thereof. In this case, as shown in FIG. 9(D), small bottoms and peaks Dub and Dup other than the original bottoms and peaks may also be extracted.

Step 108

Then, the processor 50 discards these small bottoms and peaks Dub and Dup in order of size (smaller first), and selects the bottom points and peak points in numbers corresponding to the number Kt of index marks and the number Km of wafer marks.

As shown in FIG. 7 earlier, within the waveform processing width Pt corresponding to the left and right index marks TL and TR, it is known that two bottom waveforms are obtainable on the smoothed waveform data R(n) (index mark number Kt=2). Therefore, within the processing width Pt, two peak points and two bottom points can be obtained on the differentiated waveform data P(n).

On the other hand, within the processing width 2Pm corresponding to the wafer mark MDn, it is known that eight (2Km) bottom waveforms are obtainable on the smoothed waveform data R(n). Therefore, within the processing width 2Pm, the eight peak points and eight bottom points can be obtained on the differentiated waveform data P(n).

With the processing set forth above, the down-slope portions and up-slope portions corresponding to the marks on the smoothed waveform data are defined.

FIG. 10 represents such states, in which FIG. 10(A) shows the smoothed waveform data, and FIG. 10(B) shows the differentiated waveform data. Here, the horizontal axis in FIG. 10 represents the address points of the smoothed waveform data, and the central positions of the respective slopes in the smoothed waveform data are calculated so as to correspond to the peak points and bottom points on the differentiated waveform data.

The central positions of the respective slopes on the smoothed waveforms (BL1 and BL2) corresponding to the left index mark TL are two down-slopes RD(1) and RD(2) and two up-slopes RU(1) and RU(2). In addition, the central positions of the respective slopes on the smoothed waveform (BR1 and BR2) corresponding to the right index mark TR are two down-slopes RD(3) and RD(4) and two up-slopes RU(3) and RU(4).

Likewise, the central positions of the respective slopes on the smoothed waveforms generated at the respective edges of the four bar marks BPM1 to BPM2 are down-slopes WD(1) to WD(8) and up-slopes WU(1) to WU(8).

Here, as a method of defining the down-slope and up-slope, it is practically desirable to establish a contrast limit by using the respective contrast values (levels) of the smoothed waveforms and differentiated waveforms and then define the respective slope positions in the smoothed waveforms based on the limit value.

FIG. 11(A) is an enlarged view of only the bottom waveform WL1 in those shown in FIG. 10(A), and FIG. 11(B) is an enlarged view of only the differentiated waveforms in FIG. 11(A).

At first, the absolute value of the differentiated level (contrast value) CWD(1) corresponding to the bottom position WD(1) in the differentiated waveform data is obtained. Then, the level CDS(1) in the smoothed waveform corresponding to the position WD(1) is obtained. This level CDS(1) is registered as a value slightly smaller than the level in the down-slope defined by the position CWD(1).

Subsequently, the processor calculates the contrast value CVW(1) by an equation given below.

$$CVWd(1)=A \cdot CDS(1)+B \cdot CWD(1)$$

Likewise, the absolute value of the differentiated level CWU(1) corresponding to the peak position WU(1) in the differentiated waveform data is obtained. Then, the level CUS(1) in the smoothed waveform corresponding to the position WU(1) is further obtained.

Subsequently, the contrast value CVWu(1) is calculated by an equation given below.

$$CVWu(1)=A \cdot CUS(1)+B \cdot CWU(1)$$

Here, A and B are constant, and if noise should be separated, they are approximately set as A=1 and B=0.5.

The above-mentioned operations are executed within the signal processing range for the wafer mark, and exactly the same operations are executed for the signal waveform of the index mark.

As for the index mark, for example, the bottom waveform BL1 in FIG. 10(A) has its bottom position at RD(1) and peak position at RU(1) in the differentiated waveform.

Then, assuming that the level (bottom) in the differentiated waveform at the position RD(1) is CFD(1); the level (peak) in the differentiated waveform at the position RU(1) is CFU(1); the level in the vicinity of the center of the down-slope of the bottom waveform BL1 in the smoothed waveform is CDR(1); and the level in the vicinity of the up-slope is CUR(1), the contrast values CVRd(1) and CVRu(1) of the index mark are obtained, respectively as follows:

$$CVRd(1)=A \cdot CDR(1)+B \cdot CFD(1)$$

$$CVRu(1)=A \cdot CUR(1)+B \cdot CFU(1)$$

Then, the processor obtains the contrast ratio GG of the wafer mark to the index mark by an equation given below.

$$GG=CVWd(1)/CVRd(1) \times 100(\%); \text{ or}$$

$$GG=CVWu(1)/CVRu(1) \times 100(\%)$$

Then, if this contrast ratio GG is equal to or smaller than a predetermined ratio, the processor determines that the bottom waveform is not the one which corresponds to the edge of the wafer mark.

Step 110

Subsequently, the processor 50 compares the respective slope portions in the smoothed waveform with a predetermined slice level to obtain its intersections. This step 110 may be omitted in some cases because sometimes it is possible to use the central positions of the respective slopes on the smoothed waveform obtained as shown in FIG. 10 in the subsequent processes.

In this step 110, the optimum slice level is determined for each of the slopes as described earlier in conjunction with FIG. 2(C). When this slice level is determined, the up-slope positions RU(1) to RU(4) and down-slope positions RD(1) to RD(4) of the index mark obtained earlier in FIG. 10 and the up-slope positions WU(1) to WU(8) and down-slope positions WD(1) to WD(8) of the wafer mark are used. Now, a specific example will be described with reference to FIG. 12. First, as shown in FIG. 12(A), the waveform data corresponding to a predetermined number of points (addresses) are searched in portions before and after the down slope position WD(1) of one bottom waveform WL1 on the smoothed waveform. Then, the minimum value BT of the bottom of the down-slope and the maximum value SPd of the shoulder of the down-slope are obtained, and as shown in FIG. 12(B), the slice level S1 is defined at a location where the values between the minimum value BT and the maximum value SPd are divided by the predetermined ratio.

Here, assuming that the ratio thereof is $\alpha(\%)$, the slice level S1 is calculated by an equation given below.

$$S1 = (SPd - BT) \times (\alpha/100) + BT$$

Subsequently, the position of the level of the down-slope portion which coincides with this slice level S1 is obtained. At this time, if the level which coincides with the slice level S1 exists between the sampling points, the intersecting point SWD(1) is obtained by a method of linear interpolation or the like. This position SWD(1) is, for example, represented by a real number which is obtained by interpolating the space between the address points with 1/10.

In the same way as above, a search is carried out in portions before and after the position WU(1) for the up-slope of the bottom waveform WL1 on the smoothed waveform (here, since the minimum value BT is known, the search may be performed in only one direction), and the slice level S2 is defined by an equation given below.

$$S2 = (SPu - BT) \times (\alpha/100) + BT$$

Then, the position SWU(1) of the up-slope portion which coincides with this slice level S2 is calculated as a real number.

Thereafter, the optimum slice levels for each of the bottom waveforms in the smoothed waveform are defined in the same fashion to obtain the intersecting points SRU(1) to SRU(4), SRD(1) to SRD(4), SWU(1) to SWU(8), and SWD(1) to SWD(8).

Step 112

Next, the processor 50 examines one pixel of the CCD 22 (the sampling space of the smoothed waveform data) to calculate its length in terms of μm on the surface of the wafer in order to cancel any magnification error and the like of the optical system of the wafer alignment sensor, and obtains the converted value UNT thereof ($\mu\text{m}/\text{point}$) as a real number. Here, it will be assumed that a designed space Lt (μm) of the index marks TL and TR having excellent stability is used. Since the space Lt is registered as a value on the wafer surface, the converted value UNT is calculated by an equation given below. In this respect, both index marks TL and TR are assumed to have Lt lines (in the present embodiment, Kt=2).

$$UNT =$$

$$\frac{2Kt \cdot Lt}{\sum_{n=Kt+1}^{2Kt} \{SRU(n) + SRD(n)\} - \sum_{n=1}^{Kt} \{SRU(n) + SRD(n)\}}$$

Step 114

Subsequently, the processor 50 obtains the central position Ct (μm) between the index marks TL and TR as a real number in accordance with an equation given below.

$$Ct = \frac{\sum_{n=1}^{2Kt} \{SRU(n) + SRD(n)\}}{4Kt} \times UNT$$

Step 116

In this step, an algorithm for calculating the central position Cl of the wafer mark is selected in accordance with the processing mode designated in advance. The process (either one of the steps 118, 120, and 122) that will be performed subsequently to the step 116 is designated by an operator or is automatically switched by an auto-set-up system.

Step 118

In this step, the central position Cl (μm) of the wafer mark is calculated as a real number by the inner slope detection method.

Here, with reference to FIG. 10 described earlier, the inner slope positions on the wafer mark waveform are SWU(1), SWD(2), SWU(3), SWD(4), SWU(5), SWD(6), SWU(7), and SWD(8).

Therefore, the number of wafer marks is assumed as Km (in the present embodiment, Km=4), and the central position Cl is calculated in accordance with an equation given below.

$$Cl = \frac{\sum_{n=1}^{2Km} \left[\frac{1 - (-1)^n}{2} \cdot \{SWU(n) + SWD(n+1)\} \right]}{2Km} \times UNT$$

Step 120

In this step, the central position Cl (μm) of the wafer mark is calculated as a real number by the outer slope detection method.

Here, with reference to FIG. 10 described earlier, the outer slope positions of the wafer mark are SWD(1), SWU(2), SWD(3), SWU(4), SWD(5), SWU(6), SWD(7), and SWU(8).

Therefore, the central position Cl is calculated here in accordance with an equation given below.

$$Cl = \frac{\sum_{n=1}^{2Km} \left[\frac{1 - (-1)^n}{2} \cdot \{SWD(n) + SWU(n+1)\} \right]}{2Km} \times UNT$$

Step 122

In this step, the central position Cl (μm) of the wafer mark is calculated as a real number by the both-slope detection method.

As is clear from FIG. 10 described earlier, the average position of all down-slopes and up-slopes on the wafer mark waveform becomes the center Cl. Therefore the central position Cl is calculated in accordance with an equation given below.

$$Cl = \frac{\sum_{n=1}^{2Km} \{SWD(n) + SWU(n)\}}{4Km} \times UNT$$

Step 124

Subsequently, the processor 50 determines the alignment error ΔA (μm) by computing the difference between the central position Ct of the index mark and the central position Cl of the wafer mark.

This alignment error ΔA is the residual alignment error of the wafer stage ST when the video signal waveform was loaded into the RAM 43. Therefore, in positioning of the stage ST thereafter, it may be helpful to offset the designed value of the stage positioning coordinate defined by the global alignment by only ΔA .

Hereinabove, the basic alignment procedure of the present embodiment has been described. Now, an example will be described as to the selection of the processing mode at the step 116 according to the present embodiment.

Usually, the processes for forming devices on a semiconductor wafer include a process of depositing an aluminum layer uniformly thereon to produce wirings between the devices. A concavo-convex alignment mark on the wafer is detected by an alignment sensor in such a state where the mark is covered with the aluminum layer. In other words, the mark which is formed as the aluminum layer is detected.

As a result, if the aluminum layer is not uniformly deposited on the mark and becomes asymmetrical, the video signal waveform (bottom waveform) corresponding to the edge portion at both ends of the mark also becomes asymmetrical. FIG. 13(A) shows the sectional structure of the alignment mark WM covered by the aluminum layer Al. The mark image, which has been imaged by the CCD 22 and projected on the television monitor, as shown in FIG. 13(B), has dark lines which appear on the left and right edge portions and have different widths.

This is due to the fact that the aluminum layer Al is deposited asymmetrically at the left and right edge portions of the mark WM as shown in FIG. 13(A). When this mark WM is observed by the use of visible band illumination light, only the surface of the aluminum layer Al will be visible. Accordingly, the video signal waveform output by the CCD 22 becomes as shown in FIG. 13(C), and the bottom waveforms corresponding to the left and right edge portions also become different from each other.

When the signal waveform processing algorithm of the present embodiment is applied to such a waveform to obtain the outer slope positions SWD(1) and SWU(2) and the inner slope positions SWU(1) and SWD(2), and the both-slope detection method is selected at the step 122 shown in FIG. 8, the central position Cl of the mark WM shown in FIG. 13 is obtained by an equation given below.

$$Cl = \{SWD(1) + SWD(2) + SWU(1) + SWU(2)\} / 4$$

Nevertheless, it was ascertained by experiments that even when a mark with such a strong asymmetry was detected by the both-slope detection method and alignment is performed, the resultant precision was not necessarily sufficient.

One reason for this is that there is a problem using a vernier to examine the alignment (overlay) precision.

In examining the overlay precision with the vernier, the auxiliary scale of the vernier on the reticle is positioned with respect to the vernier main scale formed in advance on the wafer by the use of the alignment sensor to produce an overprint. Then, the alignment precision is determined by reading the amount of deviation of the vernier produced by the overprint.

Conventionally, this examination is carried out in such a manner that after the overprinted wafer is developed using a stepper, the auxiliary scale of the vernier formed by the resist and the vernier main scale on the substrate are observed by

different optical microscopes or the like to read the amount of deviation of the vernier by eye-sight.

FIGS. 14(A) and 14(B) and FIGS. 15(A) and 15(B) show examples of the vernier on the aluminum layer. FIGS. 14(A) and 14(B) show the case where the vernier auxiliary scale WBS is penetratively formed in the resist layer PR over the vernier main scale WBM. FIGS. 15(A) and 15(B) show the case where two vernier auxiliary scales WBS are penetratively formed in the resist layer PR on both sides of the vernier main scale WBM.

Here, the vernier main scale WBM is assumed to be asymmetric.

When these verniers are measured by eye-sight, the distances a and b between the edge portions of the auxiliary scale WBS on the resist and the adjacent edge portions of the main scale are read, and the position where these distances are the same by eye-sight is regarded as indicating the alignment precision.

Specifically, as shown in FIG. 16, the main scales WBM are produced at constant pitches in the measuring direction, and the auxiliary scales WBS to be overprinted thereon are provided at pitches larger than those of the main scales WBM by $0.02 \mu\text{m}$, for example. If the alignment is performed ideally, the centers of the main scales WBM and the auxiliary scales WBS will be overlapped with each other at the position represented by a numeral 0 printed on the vernier. In the case shown in FIG. 16, the centers of the main scales WBM and the auxiliary scales WBS are overlapped at the position represented by a numeral -0.2. Hence, the alignment precision obtained is $-0.02 \mu\text{m}$. Although FIG. 16 shows the vernier patterns of the method shown in FIG. 14, the same is applicable to the method shown in FIG. 15.

In the case of the vernier type shown in FIG. 14, the edge positions on the main scale WBM which defines the distances a and b are the outer slope positions SWU(1) and SWD(2) if these edges were located on the waveform shown in FIG. 13(C).

On the other hand, with the vernier type shown in FIG. 15, the edge positions on the main scale WBM which defines the distances a and b are the outer slope positions SWD(1) and SWU(2) if these edges were located on the waveform shown in FIG. 13(C).

In other words, when the actual alignment is performed, it is necessary to select the outer slope detection method or the inner slope detection method depending on the vernier type that has been used for checking the alignment precision.

Therefore, it may be helpful to select the inner slope detection method (the step 118 in FIG. 8) in the case of checking the alignment with the vernier type shown in FIG. 14 (FIG. 16) and select the outer slope detection method (the step 120 in FIG. 8) for the vernier type shown in FIG. 15.

In this way, the alignment precision measured by the vernier scale with eye-sight can be accurately coordinated with the alignment error detected by the wafer alignment sensor.

However, depending on processes, the alignment may sometimes be performed with respect to the mark WM under the aluminum layer Al. In such a case, it is difficult to define the degree of asymmetry of the aluminum layer Al formed on the mark WM. Therefore, subsequent to the verification of the asymmetry thereof by examining the sectional structure of the mark, an automatic selection should be arranged to provide more weight on the inner slope detection method or on the outer slope detection method in accordance with the degree of the asymmetry thus verified. For example, the central position of the mark Cl for a single mark waveform such as shown in FIG. 13(C) is determined by an equation given below.

$$Cl = \frac{A\{SWD(1) + SWU(2)\} + B\{SWU(1) + SWD(2)\}}{2(A+B)}$$

This equation is a modification of the equation for the both-slope detection method with the insertion of the weighting constants A and B, and the constants A and B only need to satisfy the conditions given below.

$$0 < A < 2, 0 < B < 2, A+B=2$$

Here, if both weighting constants A and B are given as 1, then the related equation is for the both-slope detection method.

In this respect, as a method of examining the sectional structure of the mark, there is considered a method using a scanning electron microscope (SEM) measuring machine or an ultrasonic microscope, or a method such as applying an optical measurement by the use of an infrared laser spot or illumination light capable of transmitting itself through the aluminum layer Al.

Now, the asymmetry of the aluminum layer Al, when it is deposited, tends to expand isotropically from the center of the wafer, and it is possible to recognize the asymmetry as shown in FIG. 17, for example, at the position where the shot (chip) marks positioned at the periphery of the wafer surface are observed by eye-sight through the wafer alignment sensor.

FIG. 17 shows the four shot positions at the periphery on the shot arrangement coordinate XY with the wafer center as its substantial home position. For each shot, the marks, respectively for the X direction alignment and Y direction alignment are provided. For the two shots positioned apart from each other in the Y axis direction on the coordinate XY, the mark MDy for the Y direction alignment is observed. For the two shots apart from each other in the X axis direction, the mark MDx for the X direction alignment is observed.

At this time, the signal waveform of each mark imaged by the CCD 22 is processed to obtain the width of the bottom waveform at the mark edge portions, i.e., the difference between the positions SWD(1) and SWU(1) shown in FIG. 13(C), and the difference between the positions SWD(2) and SWU(2). Hence, it becomes clear that there is a strong asymmetry on the edge having the larger difference. The amount of this asymmetry AU is obtainable by an equation given below.

$$\Delta U = \frac{\{SWD(1) + SWU(2)\} - \{SWU(1) + SWD(2)\}}{2}$$

In this way, by detecting some of the shot marks on the periphery of the wafer and calculating the amounts of the asymmetry ΔU at those positions, it is possible to define the asymmetry during the aluminum layer deposition almost over the entire surface of the wafer.

Therefore, as shown in FIG. 1, in the stepper provided with the detection system for detecting the die-by-die mark on the reticle R and the mark for one shot on the wafer W with the TTR alignment system DAS1 to DAS4, it is possible to correct the wafer mark position aligned by the TTR alignment system in accordance with the asymmetry of the mark.

Here, as an example of the TTR alignment system, the interference alignment system disclosed in Japanese Unexamined Patent Application Publication No. S63-283129 is considered.

FIG. 18 is a diagram schematically showing an interference alignment system which is slightly different from the one disclosed in Japanese Unexamined Patent Application Publication No. S63-283129 but is identical in principle.

On the reticle R, diffraction gratings Gr1 and Gr2 are provided apart from each other in the grating pitch direction in two transparent windows as die-by-die marks, and two laser beams Lf1 and Lf2 having the wavelength different from the exposure light are diagonally irradiated onto the gratings Gr1 and Gr2, respectively. The major rays of the beams Lf1 and Lf2 intersect each other in the space above the reticle R, and the distance between the intersecting point and reticle R in the optical axis direction corresponds to the amount of the chromatic aberration on the axis of the projection lens in the wavelength of the beams Lf1 and Lf2. The beams Lf1 and Lf2 having been transmitted through the transversal transparent portions of the gratings Gr1 and Gr2 on the reticle R intersect each other on the wafer W through the projection lens. In the intersecting area, a one-dimensional interference fringe is produced in parallel with the diffraction grating Gw on the wafer W. From the grating Gw on the wafer W, the interfering light BTL generated by the interference of the ± 1 st-order diffracted light beams is generated vertically, and this interfering light BTL reversely propagates in the projection lens through the center of the transparent

window of the reticle R to be photoelectrically converted. Here, if a small frequency difference Δf is given to the two beams Lf1 and Lf2, the interference fringe formed on the grating Gw of the wafer W flows at a speed corresponding to the frequency difference Δf , and the photoelectrical signal (measuring signal) of the interfering light BTL becomes the alternating current signal which changes like a sine wave with the frequency Δf .

Meanwhile, from the grating Gr1 and Gr2 of the reticle R, the ± 1 st-order diffracted light beams DL1 and DL2 are generated in the opposite direction to the transmitted light beams Lf1 and Lf2, and the reference signal is produced by photoelectrically detecting the interfering light generated by the interference of the ± 1 st-order diffracted light beams DL1 and DL2.

This reference signal also becomes the alternating current signal which changes like the sine wave with the frequency Δf , and the phase difference $\Delta\phi$ (within $\pm 180^\circ$) between the reference signal and the measuring signal corresponds to the amount of deviation in the pitch direction between the gratings Gr1 and Gr2 of the reticle R and the grating Gw of the wafer W. The system in which the frequency difference Δf is given to the two beams Lf1 and Lf2 is specifically called the heterodyne interference alignment system. According to this system, when the pitch of the grating Gw is set to approximately 4 μm (line-and-space width of 2 μm), since the maximum phase difference $\pm 180^\circ$ corresponds to $\pm 1 \mu\text{m}$, it is possible to obtain a phase difference measuring resolution of $\pm 2^\circ$ and thus detect a positional deviation of approximately $\pm 0.01 \mu\text{m}$.

When a high-precision, high-resolution TTR alignment sensor is used, if each of the grating elements of the grating mark Gw on the wafer W has asymmetry, it goes without saying that errors (offset) will be included in the resultant mark position detection. Subsequently, therefore, a method of offset correction will be described, in which the asymmetry of the mark presenting a problem in a TTR alignment system of this kind is estimated by the wafer alignment sensor using wideband illumination light, thus correcting the offset.

FIG. 19(A) shows the sectional shape of the grating mark Gw on the wafer W, and the edge on the right side of each of the grating elements is deformed. Therefore, even if the TTR alignment system shown in FIG. 18 is used to perform the alignment with the gratings Gr1 and Gr2 on the reticle R by flowing the interference fringe IF to detect the grating mark Gw with the heterodyne detection, an offset may remain such as that obtained by averaging the amounts of the asymmetry of the individual grating elements.

Therefore, in the same way as the embodiment described earlier, the grating mark Gw is imaged by the CCD 22. At that time, the horizontal scanning direction of the CCD is arranged to be in parallel with the pitch direction of the grating mark Gw.

Thus, as shown in FIG. 19(B), the video signal waveform from the CCD 22 becomes the bottom waveform asymmetrical at the edge portions of both sides of each grating element. Then, as described in conjunction with FIG. 13, the down-slope position SWD(n) and up-slope position SWU(n) are obtained. Moreover, when the amount of asymmetry AU(n) is calculated for each of the grating elements and is averaged, the amount of the asymmetry as a whole is obtained for the grating mark Gw. Therefore, during the die-by-die alignment, if the alignment is performed by the TTR alignment system in accordance with its resultant mark position detection and the offset based on this amount thus calculated, it is possible to reduce errors due to the asymmetry of the mark even when a TTR alignment system using a single wavelength illumination beam is employed.

Next, with reference to FIG. 20, the description will be made of the case where the clear bottom waveform does not appear at the edge portions of the alignment mark due to the signal process algorithm.

FIG. 20(A) shows the case where the reflectance of the multi-mark MD (convex portion) on the wafer is extremely different from its peripheral reflectance. The signal waveform obtained at this time has the shape of a waveform corresponding to the contrast difference between the mark and the substrate.

FIG. 20(B) shows the case where the line and space duty of the multi-mark MD is set to a value other than 50%, and if the line width of the adjacent convex bar mark is narrow, the bottom waveform at the left and right edges is not separated and becomes a single bottom waveform.

In addition, FIG. 20(C) shows the case where each of the bar marks of the multi-mark MD is formed by a square dot to construct the grating. In this case, it is also impossible to obtain a clear bottom waveform. The waveform becomes a short form wave.

In either case of those shown in FIG. 20, the inner slope detection method cannot be utilized. Only the outer slope detection method is employed. As described in the embodiment earlier, the number of wafer mark lines Km is defined in advance as an operation of the algorithm, and it is assumed that the bottom waveform having a constant contrast on the signal waveform is obtained only for the number 2Km. As a result, an error tends to occur in the algorithm (operation) if the bottom waveform generated at the mark edge portions is not clear.

Therefore, a routine for judging the contrast is added to the flowchart shown in FIG. 8, so that the processing system automatically selects the step 120 in FIG. 8 if the signal waveform shows the state as shown in FIG. 20.

FIG. 21 is a flowchart showing an example of such contrast determining routine, which is executed in place of the step 116 shown in FIG. 8.

Hereinafter, each of the steps shown in FIG. 21 will be described.

Step 200

In this step, zero is set for the inner counter (software counter) FN of the processor. This counter FN is provided for discriminating the waveform shown in FIG. 20 from the normal waveform shown in FIG. 10.

Step 202

Here, the description will be made assuming that the waveform shown in FIG. 22 was obtained.

At first, since the down-slope position SWD(n) or WD(n) has been obtained in the waveform shown in FIG. 22, the contrast values (levels) CVl and CVr each at a predetermined distance to the left and right therefrom are obtained. The predetermined distance is set to be substantially equal to or slightly longer than the width of the normal bottom waveform at the edge.

Step 204

Subsequently, the processor calculates the difference between the contrast values CVl and CVr, and determines whether or not the difference is larger than a predetermined value GC.

The first bottom waveform in FIG. 22 is normal, corresponding to only the mark edge portion. Accordingly, the difference between the contrast values CVl and CVr is not so large, and the process proceeds to the step 206.

Step 206

In this step, the content of the counter FN is incremented by +1.

Step 208

The processor determines whether or not all down-slope positions SWD(n) have been checked, and if the check has not been completed, the processor instructs a jump to the step 202 to execute the same process for the next down-slope.

Step 210

In this step, the processor determines whether or not the content of the counter FN still remains zero. The counter FN is not incremented in a state such as the down-slope position SWD(2) in FIG. 22, i.e., when the difference between the contrast value CVl and CVr before and after the position SWD(2) is greater than the value GC. Consequently, if the counter FN is zero, it means that the signal waveform is in the condition shown in FIG. 20, and the processor executes automatically (forcibly) the step 120 to perform the outer slope detection.

Step 212

In addition, if the counter FN is not zero, the processor compares the counted value with the wafer mark line number Km, and determines that the signal waveform is in the condition shown in FIG. 22 if the value and the number do not coincide. Then, the step 118 is executed to perform the inner slope detection.

Moreover, if the value of the counter FN coincides with the mark number Km, the processor determines that the normal bottom waveform has been generated with respect to all the mark edge portions, and executes a processing mode (either one of the three slope detection methods) designated in advance by the user (operator).

By the operations described above, even when the signal waveform as shown in FIG. 20 is obtained, the process can be executed without errors by the algorithm. Nevertheless, in the case of the mark shown in FIG. 20, only the outer slope detection method is useable. Therefore, even if the inner slope detection method is found to be optimum in consideration of the asymmetry based on the vernier configuration as described in conjunction with FIG. 14 and FIG. 15, it is impossible to deal with this. For example, in the case of a multi-mark having one narrow convex bar mark as shown in FIG. 20(C) or FIG. 20(B), there appears a conspicuous difference affected by the asymmetry based on the vernier configuration.

In such a case, therefore, it is possible to utilize an optimum slope detection method determined by the vernier configuration by replacing the convex bar mark with a concave bar mark.

In this respect, if the multi-mark composed of lines and spaces as shown in FIG. 20(B) earlier is used, only one bottom waveform is generated for one bar mark. The arrangement can be made so as to obtain the bottom waveform which is separated at the edges at both sides of one bar mark while changing the duty ratio of the line-and-space. This method is effectively applicable to the wafer grating Gw of the interference alignment system shown in FIG. 19. In the interference alignment system, the narrower the pitch of the grating mark Gw, the higher becomes its resolution. However, for the wafer alignment sensor using the CCD 22, as the pitch of the grating mark Gw decreases, the waveform of the video signal becomes such as shown in FIG. 20(A), and the contrast is further worsened. Therefore, by changing the duty ratio without changing the pitch of the grating mark Gw, it is possible to produce the waveform of the video signal as close as possible to the one shown in FIG. 19(B) or FIG. 20(B).

In the apparatus of the present embodiment, the illumination light for observing the wafer mark has a wideband, and there is no interference phenomenon due to the resist layer at all. Therefore, in order to increase the resolving power (magnification), the numerical aperture (NA) of the optical system (objective lens 12) before the CCD 22 may be decreased. However, it becomes impossible to obtain a practicable depth of focus. Therefore, the numerical aperture of the objective lens 12 is set to be approximately half that of the projection lens PL, NA=approximately 0.2 to 0.3, for example. Moreover, the total imaging magnification, which is determined by the optical system (12 and 16) from the wafer surface to the conjugate index plate 18 and the optical system (20) from the conjugate index plate 18 to the CCD 22, is set

to be approximately 30 to 50. By doing so, even when the line-and-space of the practicable multi-mark is set to be 4 μm (pitch 8 μm), no split top phenomenon will appear in the bottom waveform on the video signal waveform with respect to the mark edge portion. The split top phenomenon is a phenomenon in which when the cross-section of the convex bar mark shown in FIG. 23(A) is considered, each of the bottom edges (outer edges) BE1 and BE2 and the top edges (inner edges) TE1 and TE2 is separated to be the bottom waveforms BWB1, BWB2, BWT1, and BWT2 as shown in FIG. 23(B). This is caused by the fact that even when the illumination light IL is irradiated in the direction perpendicular to the edge taper portion between the bottom edge BE1 (BE2) and the top edge TE1 (TE2), the scattered rays of light DFL from the tapered portion will return to the CCD 22 if the numerical aperture of the objective lens 12 is large and its magnification is high.

Consequently, when the video signal shown in FIG. 23(B) is supplied to a television monitor and observed on its screen, the edge portions of the bar mark may appear as two fine black lines.

When the signal waveform with the split top phenomenon is processed, the separated bottom waveforms BWB1 and BWT1 may be sometimes erroneously recognized as two edges.

In the apparatus of the present embodiment, considering the experimental changes in the configuration of the wafer mark in the course of processes so as not to create such a split top phenomenon, the numerical aperture of the objective lens 12 is set to be comparatively as small as 0.2 to 0.3 and the magnification up to the CCD 22 is set to be comparatively as small as 30 to 50. Moreover, the cell size (cell pitch) of the CCD 22 is approximately 0.2 μm to 0.3 μm in terms of the wafer surface.

Subsequently, with reference to FIG. 24 and FIG. 25, the system configuration of a second embodiment according to the present invention will be described. In the present embodiment, the conjugate index plate 18, the structure of the CCD 22, and the method of the wafer mark alignment are different from those in the previous embodiment. FIG. 24 shows the system in the case where the mark in the X direction on the wafer W and the one in the Y direction thereon are detected through a common optical system. The system is different from that shown in FIG. 1 in that two sets of index mark groups for alignment in the X direction and Y direction thereon are formed on the index plate 18; a beam splitter 21 is provided after the imaging lens system 20 to divide the imaging beam into two; and two CCDs 22X and 22Y are provided to receive the divided imaging beams, respectively. However, the two CCDs 22X and 22Y are set up so that the horizontal scanning directions thereof are at angles of 90° to each other as indicated by arrow.

In addition, as shown in FIG. 25, the conjugate index plate 18 is provided with an area VPBx including the index mark groups TLA, TRA, TLB, and TRB in the X

direction, a transparent area VP_{Ax} above them, and a mark VCM_x for eye-sight. Likewise, in the Y direction, the index mark groups TLA, TRA, TLB, and TRB, and a mark CVMy for eye-sight are provided.

The CCD 22X has an imaging range which covers the areas VP_{Ax} and VP_{Bx} and the mark VCM_x and does not shade the index marks TRA and TLA in the Y direction. The same is applicable to the CCD 22Y. In the present embodiment, the conjugate index plate 18 and the system up to the imaging lens system 20 are used in common both in the X and Y directions. Accordingly, the mirror 10 to observe the wafer surface and the objective lens 12 are arranged at one location only.

In this respect, if the alignment optical system for the X direction and Y direction is each arranged to be separated from the objective lens, the conjugate index plate 18 is also separated for the X direction use and Y direction use as a matter of course.

However, the inner index marks TLA and TRA among those conjugate index mark groups shown in FIG. 25 are produced so as to interpose a multi-mark having seven bar marks of each 4 μm wide at intervals of 4 μm space. Therefore, in a case of detecting a single mark, not multi-mark, or the like, the wafer surface below each of the index marks TRA and TLA inevitably becomes a prohibitive area for marks or patterns. In other words, the formation area for the wafer mark should be provided widely on the street line, which restricts device fabrications.

In the present embodiment, therefore, during the detection of a single mark for the X direction use, the arrangement is made to interpose the single mark between the index marks TRA and TRB on the right side of FIG. 25, and only the video waveform portion including the index marks TRA and TRB is processed.

In addition, for a wide mark, the index marks TLB and TRB may be used. Specifically, as shown in FIG. 26, it may be helpful to interpose the single mark WD between the index marks TRA and TRB, select the waveform portions in the index mark processing ranges R-L and R-R given as parameters in advance and the waveform portion in the wafer mark processing range W-A between them from the averaged waveform obtained by averaging the video signals for n scanning lines, and form the signal waveform in the same way as in the first embodiment. In addition, in regard to the multi-mark, the whole of which is widened, as shown in FIG. 27, the index mark processing ranges R-L and R-R are set so as to use the outer index marks TLB and TRB, and the wafer mark processing range W-A is set so as to exclude the wafer mark waveform portion which is overlapped with the inner index marks TLA and TRA. The setting of these processing ranges is automatically executed by registering the mark configurations and dimensions to be used in advance.

In addition, there are some cases where the mark is overlapped with the index mark to be used depending on the configuration of the registered mark. It may be possible to avoid such overlapping with the index mark by intentionally shifting the specific wafer mark position in the X or Y direction (measuring direction) after the wafer global alignment is completed.

Next, a third embodiment will be described. Here, the description is made of the case where the wafer alignment sensor of the off-axis type shown in FIG. 1 is utilized for the wafer global alignment.

In general, a stepper of this kind is used to detect the orientation flat of a wafer to mechanically position the wafer (pre-alignment), and mount it on the stage ST. In such a state, however, a pre-alignment error of approximately 20 μm to 100 μm exists. The global alignment is a process to search the global alignment marks on the wafer taking the pre-alignment error into consideration and coordinate the actual shot arrangement with the designed shot arrangement within the error range of approximately $\pm 1 \mu\text{m}$. Therefore, when a CCD camera is used for the global alignment, there may be some cases where the global mark is not found in the imaging range of the CCD camera if the pre-alignment error is large even when the stage ST is positioned by the designed value.

Therefore, when the global alignment is carried out for the wafer W by imaging the wafer surface with the CCD camera, it is necessary to perform the global search to observe the wafer surface with the CCD and shift the wafer by a predetermined amount. For this purpose, the transparent area VP_{Ax} (or VP_{Ay}) of the index plate 18 shown in FIG. 25 is used. Since this area VP_{Ax} is positioned in advance at a predetermined location on the imaging surface for the CCD 22X, the positions and number of scanning lines for scanning the area VP_{Ax} are known in advance. In addition, the global mark WGM on the wafer should be formed within the street line SAL shown in FIG. 28.

This global mark WGM is formed with three grating type marks arranged in parallel along the Y direction in which the street line SAL extends, and the distance from the chip area CPA on the left side of the street line SAL to the first grating type mark is a, while the distance from the chip area CPA on the right side to the third grating type mark is d. Moreover, the spaces between the three grating type marks are b and c, respectively.

Here, it will be assumed that as shown in FIG. 28, since the transparent area VP_{Ax} of the index plate 18 is placed mainly over the left chip area CPA when the wafer stage ST is initially positioned in accordance with the designed value, the first and second columns of the global mark WGM are obtained. At this time, if the video signals corresponding to a plurality of scanning lines within the area VP_{Ax} are averaged, the waveform data as shown in FIG. 29(A) are stored in the memory.

Subsequently, the waveform data initially stored are analyzed to verify whether they are for the global mark WGA or not. As an algorithm for such verification, the method disclosed in Japanese Unexamined Patent Application Publication No. S60-114914 is applicable, for example.

In other words, the waveform position which is the closest to the state of the designed arrangement relationship (spaces a, b, c, and d) of the mark WGM shown in FIG. 28 is searched.

Usually, three columns of the mark WGM are included in the waveform data initially stored as in FIG. 29(A). However, if the pre-alignment error is extremely large, the area VPAX does not cover the three columns of the mark WGM as shown in FIG. 28.

Thus, the processor shifts the wafer stage ST in the X direction by a predetermined amount and then stores the video signal waveform from the CCD camera in the memory. At this time, the area VPAX is shifted to the right side of FIG. 28 to overlap partially with the initial portion. The averaged waveform of the video signals obtained from the area VPAX which has been shifted to the right side becomes like that shown in FIG. 29(B). In FIG. 29, the overlapping range in the X direction of the area VPAX is DBA, and although this length can be accurately set by the interferometer IFX of the stage ST, it is desirable to define the range DBA to be slightly larger than the width (approximately b+c) of the mark WGA in the X direction.

Next, the processor compares the contrast value CVa of the overlapping range DBA of the video signal waveform which has been stored for the first time with the contrast value CVb of the overlapping region DBA of the video signal waveform which is stored for the second time.

In general, the CCD camera causes its AGC (auto-gain control) to operate when the average luminance on the screen changes. Therefore, in the overlapping range DBA, the contrast values CVa and CVb of the two waveform portions may change.

Therefore, if the two contrast values CVa and CVb differ greatly, the gain of either one of the first and second video signal waveforms is compensated by computation so that they are approximately equal to each other. Then, the two video signal waveforms are averaged to be connected together in the overlapping region DBA. This process is executed by the processor operating the data stored in the memory.

Thus, when the video signal waveforms are connected together by shifting the area VPAX relatively in the X direction, successive video signal waveforms from the region which is far wider than one screen of the CCD camera are stored in the

memory. Accordingly, it is possible to find the global mark WGM within the street line SAL based on the design rule (spaces a, b, c, and d).

As described above, the search of the global mark WGM is completed when the three columns of the mark are recognized. Then, the processing proceeds to the global fine alignment. The global fine alignment has several modifications, which can be roughly classified into a system that uses the wafer alignment sensor with the CCD camera employed for the present embodiment, and a system that uses the alignment sensor which is separately provided for the fine alignment.

In the case where the wafer alignment sensor with the CCD camera is utilized, the wafer stage ST is moved to arrange the global mark WGM within the area VPBx (FIG. 25) of the index plate 18 and the video signal waveform is obtained. Then, the alignment is precisely carried out by interposition of the index marks TLA and TRA or interposition of the second column (single mark) of the mark WGM between the index marks TRA and TRB.

In addition, in the case of using the fine global sensor which is separately provided, only the second column of the mark WGM is immediately detected, and the coordinate value of the stage ST at which the detected center of the sensor and the center of the second column of the mark coincide with each other should be measured.

Subsequently, a fourth embodiment will be described. Here, the description will be made of the case where the wafer alignment sensor of the off-axis type shown in FIG. 1 is utilized for EGA (enhanced global alignment).

Since the details of the EDA are disclosed in Japanese Unexamined Patent Application Publication No. S61-044429 or S62-0084516, description of the detailed calculation method thereof will be omitted.

FIG. 30 shows only the shots S1 to S8 which are subjected to sample alignment by the EGA system among the shot arrangement on the wafer. In the past, in the EGA system, the sample alignment of the shots S1 to S8 is executed subsequent to the completion of the global alignments in the X, Y, and θ directions, which is the prerequisite of this system.

In the present embodiment, the global alignment function in the θ direction is included in the EGA sequence to improve its throughput. In the general EGA, the marks in the X direction and Y direction for each shot are detected one after another in the order of the shots S1 to S8 to measure the central coordinate value of each shot. In the present embodiment, however, as for the first two shots, the sample alignment is performed for those having substantially the point symmetry on the wafer. Specifically, those two are the shots S3 and S7 aligned in the X direction or shots S1 and S5 aligned in the Y direction in FIG. 30.

Then, when the sample alignment has been completed for the two shots, the rotation amount $\Delta\theta$ for the XY coordinate system for the wafer (shot arrangement) as

a whole is calculated. Then, if this rotation amount $\Delta\theta$ is so large that it may lower the precision of the overall alignment in the EGA system, the wafer holder on the wafer stage ST should be rotated in the reverse direction finely by the amount $\Delta\theta$.

Subsequently, two shots are again subjected to the sample alignment, and if it was verified that the rotation amount $\Delta\theta$ was sufficiently small, then, the sample alignment is performed for the remaining shots and the EGA operation is performed.

In the above-mentioned sample alignment, the wafer alignment sensor shown in FIG. 1 and others is used to image the multi-mark with the wideband illumination light. Therefore, there is no interference phenomenon due to the resist layer, and it is possible to carry out a stable measurement of the mark positions. In the mark position measurements, at the same time that the amounts of deviation Δx and Δy between the center C_t of the index marks TL and TR and the center C_l of the wafer mark are obtained, the stop coordinate measurement value of the stage ST at that time should be read from the interferometers IFX and IFY for the storage.

As set forth above, in each of the embodiments according to the present invention, the description has been made mainly of the utilization of the alignment sensor for detecting the mark image using the wideband illumination light in consideration of the influence of the resist layer on the wafer. In recent years, however, there has been proposed a method that removes the resist layer only for the wafer mark portions. In this case, it is unnecessary to provide wideband mark illumination light, and an alignment sensor using an illumination light of single wavelength such as laser light can possibly be employed. The present invention is equally applicable to the case where the waveform of the video signal or photoelectrical signal obtained by the alignment sensor using the illumination light of such single wave length is analyzed. In such a case, if the resist layer for the mark portions has been removed, the waveform becomes a simple waveform such as having its bottom (or peak) at the mark edge as shown in each of the embodiments, and it is equally possible to deal with the effect of the asymmetry of the mark.

Effect of the Invention

As described above, according to the alignment method of the present invention, since the up-slope positions and the down-slope positions of the bottom portions in the mark signal waveform are used in a separate manner, it is possible to make the measurement precision for the mark central position identical to the overlay precision during actual device manufacturing. In addition, since it is possible to check the asymmetry of the bottom waveform in the mark waveform, it is possible to further improve the overlay precision of a layer (aluminum layer or the like) where the marks are likely to be deformed by the wafer processes.

In addition, the present invention can be equally applied to the alignment method employed for the SOR X-ray exposure apparatus, which has been in the process of development in recent years. However, since in the X-ray exposure, the mask and the wafer approach each other with a predetermined gap therebetween, it may be helpful to prepare an objective lens system having an additional double-focusing element so that the marks on the mask and the marks on the wafer can be detected simultaneously.

4. Brief Description of the Drawings

FIG. 1 is a perspective view showing the structure of a stepper suitable for implementing the method according to an embodiment of the present invention;

FIGS. 2(A) to 2(C) are diagrams showing the mark cross-section and signal waveform for explaining the principle of the present invention;

FIG. 3 is a block diagram showing the configuration of the signal processing system of a CCD camera;

FIG. 4 is a plan view showing the shot array and mark arrangement on a wafer;

FIG. 5 is a plan view showing the mark arrangement on an index plate;

FIGS. 6(A) and 6(B) are diagrams showing the shape and sectional structure of wafer marks;

FIGS. 7(A) and 7(B) are diagrams showing the arrangements of the index mark and wafer mark during alignment and the waveform of a video signal from the CCD camera;

FIG. 8 is a flowchart showing the procedure of the alignment process in accordance with the method according to an embodiment of the present invention;

FIGS. 9(A) to 9(D), FIGS. 10(A) and 10(B), FIGS. 11(A) and 11(B), FIGS. 12(A) and 12(B) are waveform diagrams showing the states of signal waveform data calculated in the course of process shown in FIG. 8;

FIGS. 13(A) to 13(C) are diagrams showing the structure of an asymmetric mark and the signal waveform thereof;

FIGS. 14 and 15 are diagrams which each explaining the difference in the vernier configurations;

FIG. 16 is a diagram for explaining the vernier reading;

FIG. 17 is a wafer plan view showing the state of the mark becoming asymmetric in the peripheral shots;

FIG. 18 is a diagram for explaining an example of TTR alignment sensor;

FIGS. 19(A) and 19(B) are diagrams showing the sectional structure of a grating mark used for an interference alignment method and the signal waveform thereof;

FIGS. 20(A) to 20(C) are diagrams each showing the variations of the wafer mark shape;

FIG. 21 is a flowchart showing the procedure for selecting the optimum mode by automatically collating the number of wafer marks and that of edge bottom waveforms;

FIG. 22 is a waveform diagram showing an example of processing on the signal waveform in the process shown in FIG. 21;

FIGS. 23(A) and 23(B) are diagrams showing the mark structure for explaining the split top phenomenon of the edge bottom wave and the signal waveform;

FIG. 24 is a perspective view showing another embodiment of the wafer alignment sensor shown in FIG. 1;

FIG. 25 is a plan view showing the mark arrangement on a conjugate index plate suitable for the system shown in FIG. 24;

FIGS. 26 and 27 are diagrams respectively showing the usage of the index mark shown in FIG. 25 and the signal processing method;

FIG. 28 is a plan view showing the relationship between the arrangement of the global alignment marks and the imaging range during the search alignment;

FIGS. 29(A) and 29(B) are diagrams showing an example of the video signal waveform when the wafer shown in FIG. 28 was imaged; and

FIG. 30 is a plan view showing an example of the shot arrangement by the sample alignment with the EGA method.

Description of Major Symbols

R	Reticle
W	Wafer
PL	Projection Lens
MK, MD1, MD2, MD3, MD4, MDn, WM, GW, WGM	Wafer Mark
TL, TR	Index Mark
ST	Wafer Stage
12	Objective Lens
18	Conjugate Index Plate
22	CCD
24	Optical Fiber for Wideband Illumination Light
42	Analog-Digital Converter
43	Memory (RAM)

Applicant Nikon Corp.
Agent Takao Watanabe, patent attorney

FIG. 2(B)

LEVEL
POSITION SCANNED

FIG. 2(C)

POSITION SCANNED

FIG. 3

48: ADDRESS COUNTER
IFX, IFY: INTERFEROMETER
52: STAGE CONTROLLER
50: PROCESSOR

FIG. 7(A)

N LINES

FIG. 7(B)

SIGNAL LEVEL
POSITION SCANNED (MEMORY ADDRESS VALUE)

FIG. 8

START
100: OBTAIN AVERAGE WAVEFORM DATA BY AVERAGING
WAVEFORM DATA FOR PREDETERMINED NUMBER OF SCANNING LINES
104: OBTAIN DIFFERENTIATED WAVEFORM DATA P(N) BY
DIFFERENTIATING WAVEFORM DATA
106: DETERMINE POSITION OF PEAK POINT AND BOTTOM POINT
FOR DIFFERENTIATED WAVEFORM DATA P(N)
108: SELECT BOTTOM POINT AND PEAK POINT BASED ON THE
NUMBER OF INDEX MARKS AND THE NUMBER OF WAFER MARKS
102: OBTAIN SMOOTHED WAVEFORM DATA R(n) BY SMOOTHING
AVERAGE WAVEFORM DATA

110: OBTAIN SLICE INTERSECTIONS FOR EACH SLOPE OF SMOOTHED WAVEFORM DATA R(n) BASED ON BOTTOM POINT AND PEAK POINT

112: CALCULATE LENGTH PER PIXEL UNIT BASED ON SPACE Lt OF INDEX MARKS

114: CALCULATE CENTRAL POSITION Ct OF INDEX MARKS

118: CALCULATE CENTER C1 OF WAFER MARK BY USING INNER SLOPE DETECTION METHOD

120: CALCULATE CENTER C1 OF WAFER MARK BY USING OUTER SLOPE DETECTION METHOD

122: CALCULATE CENTER C1 OF WAFER MARK BY USING BOTH SLOPE DETECTION METHOD

124: CALCULATE ALIGNMENT ERROR BY Ct-C1

END

FIG. 9(A)

LEVEL
ADDRESS POINT
AVERAGE WAVEFORM

FIG. 9(D)

ADDRESS POINT

FIG. 10(B)

ADDRESS OF SMOOTHED WAVEFORM DATA

FIG. 12(A)

ADDRESS POINT

FIG. 12(B)

ADDRESS POINT

FIG. 13(C)

LEVEL
POSITION SCANNED (ADDRESS)

FIG. 16

MEASURING DIRECTION

FIG. 19(B)

LEVEL
POSITION SCANNED

FIG. 21

FROM STEP 115
200: OBTAIN CONTRAST VALUES CV1, CVr AT LEFT AND RIGHT
POSITIONS SPACED FROM DOWN-SLOPE POSITION BY CONSTANT
DISTANCE
208: ALL CHECKED?
OUTER SLOPE DETECTION (TO STEP 120)
INNER SLOPE DETECTION (TO STEP 118)
USER'S SELECTION

FIG. 22

LEVEL
POSITION SCANNED

FIG. 29(A)

LEVEL
POSITION SCANNED

FIG. 29(B)

LEVEL
POSITION SCANNED

⑯ 日本国特許庁 (JP) ⑮ 特許出願公開
⑰ 公開特許公報 (A) 平4-65603

⑯ Int. Cl.⁵
G 01 B 11/00
H 01 L 21/027

識別記号 C
府内整理番号 7625-2F

⑯ 公開 平成4年(1992)3月2日

7352-4M H 01 L 21/30 311 B
7352-4M 311 M

審査請求 未請求 請求項の数 1 (全26頁)

⑩ 発明の名称 基板のアライメント方法

⑪ 特 願 平2-178228
⑫ 出 願 平2(1990)7月5日

⑬ 発明者 西 健 爾 東京都品川区西大井1丁目6番3号 株式会社ニコン大井
製作所内

⑭ 出願人 株式会社ニコン 東京都千代田区丸の内3丁目2番3号

⑮ 代理人 弁理士 渡辺 隆男

明細書

1. 発明の名称

基板のアライメント方法

2. 特許請求の範囲

基板上に幾何学的、又は光学的な差異を伴って形成されたアライメントマークから生じる光情報を電気光学的走査装置によって光電検出し、該アライメントマークの相対走査方向に関して強度変化する時系列的な光電信号を処理することによって前記アライメントマークの相対走査方向の位置を決定する方法において、

前記アライメントマークの相対走査方向の幅を規定する一対のマークエッジ部の夫々の位置で極値となる前記光電信号を前記電気光学的走査装置から得る工程と；

該2つの極値波形の内側に存在する一対のスロープ波形部分に基づいて前記アライメントマークの位置を決定する第1決定工程と；

前記2つ極値波形の外側に存在する一対のスロープ波形部分に基づいて前記アライメントマーク

の位置を決定する第2決定工程と；

前記2つ極値波形の内側と外側の両方に存在するスロープ波形部分に基づいて前記アライメントマークの位置を決定する第3決定工程と；

前記第1決定工程、第2決定工程、及び第3決定工程のうちいずれか1つの工程を、前記基板の目標とするアライメント精度に応じて選択する工程

とを含むことを特徴とする基板のアライメント方法。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、半導体ウェハや液晶ディスプレー用のプレート等に形成されたアライメントマークを光電検出してアライメントする方法に関するものである。

【従来の技術】

従来、ウェハやプレート等の位置合わせ（アライメント）においては、それら基板上の所定位置に形成されたアライメントマークを顕微鏡対物レ

ンズを介して光電検出する方式が一般的であった。光電検出方式にも大別して2種類があり、レーザビーム等のスポットでマークを相対走査し、マークで生じる散乱光や回折光をフォトマルチブライヤやフォトダイオード等で受光する光ビーム走査方式と、一様照明されたマークの拡大像をテレビカメラ（ビシコン管やCCD）で撮像して、その画像信号を利用する方式がある。

いずれの場合にも、得られる光電信号は、波形処理され、マークの中心位置が求められる。

光ビーム走査方式と撮像方式とは、その個々の走査系において全く異なる構成を取るが、ここでは両者とも電気光学的走査装置（以下、Electrical-Optical Scanner = E.O.Sとする）であるとして考える。

この様なE.O.Sのうち、レーザビームのスポットに対してウェハステージを一次元移動させて、マーク位置を検出する方式としては、U.S.P. 4, 655, 598、U.S.P. 4, 677, 301、U.S.P. 4, 702, 606等に開示された

比較的S/N比が大きくとれるが、露光装置で扱うウェハでは、通常ウェハ全面に0.5μm～2μm程度の厚みでフォトレジスト層が形成されているため、単色性による干渉現象が生じ、これが、マーク位置検出時に誤検出されたり、不鮮明な画像となったりしていた。

そこで近年、レジストによる干渉現象を低減するために、照明光の多波長化、あるいは広帯域化が提案されるようになった。

例えば撮像方式のE.O.Sで照明光をハロゲンランプ等から作り、その波長帯域幅を300nm程度（レジストへの感光域を除く）にすると、レジストの表面とウェハの表面とで反射した光同志の干渉性がほとんどなくなり、鮮明な画像検出が可能になる。従って、撮像方式では照明光を白色化（広帯域化）するとともに、結像光学系を色消しておくれだけで、レジストに影響されない極めて高精度なアライメントセンサーが得られることになる。

〔発明が解決しようとする課題〕

技術が知られている。

又、ウェハステージを設計値で位置決めした後、一次元走査ビームの走査範囲内でマーク位置を検出する方式としては、U.S.P. 4, 390, 270、U.S.P. 4, 566, 795等に開示された技術が知られている。

又、撮像方式のE.O.Sとしては、U.S.P. 4, 402, 596、U.S.P. 4, 679, 942、U.S.P. 4, 860, 374等に開示された技術が知られている。

これらの従来技術では、主に以下の2つの理由で走査ビーム、又はマーク照明光として単色光を使っている。

- ①投影型露光装置（ステッパー）において、投影光学系を介してウェハマークを検出する形式では、投影光学系の大きい色収差を避けるために单一波長の照明光、又はレーザビームを使う。
- ②高輝度、高分解能の検出を行うべく微小スポットに集光するために単色のレーザビームを使う。
このように単色照明光（又はビーム）を使うと、

上記の通り、照明光の多色化、又は白色化で干渉現象の発生が押さえられ、鮮明な画像検出が出来るようになると、今まで埋もれていた微小な誤差要因がクローズアップされるようになった。

すなわち、アライメントマークの段差構造がより鮮明に捕らえられることから、マークエッジのプロフィールのわずかな差異が検出精度やアライメント精度を左右するようになった。

従来、画像信号の処理アルゴリズムには様々なものが考えられていたが、いずれの方式でも、マークエッジのプロフィールのわずかな変化を考慮したものはなく、総合的なアライメント精度の向上には自ずと限界があった。

本発明はこのような問題点に鑑みて成され、アライメント精度の向上を目指すことを目的とする。
〔課題を解決する為の手段〕

本発明は、ウェハ等の基板上のアライメントマークから生じる光情報をテレビカメラやスキャニング・レーザ等の電気光学走査装置によって、光電検出し、アライメントマークの相対走査方向

に関して強度変化する時系列的な光電信号（画像信号）を処理することによってアライメントマークの位置を決定する方法に関するものである。

そして本発明では、マーク幅を規定する一对のマークエッジ部の夫々の位置で極値となる光電信号波形を得る工程と、光電信号波形中の2つの極値波形の内側に存在する一对のスロープ波形部に基づいてマークの位置を決定する第1決定工程と、2つの極値波形の外側に存在する一对のスロープ波形部分に基づいてマークの位置を決定する第2決定工程と、2つの極値波形の内側と外側の間に存在するスロープ波形部分に基づいてマークの位置を決定する第3決定工程と、

第1決定工程、第2決定工程、第3決定工程のうちいずれか1の工程を、基板の目標とするアライメント精度に応じて選択する工程とを設けるにようにした。

[作用]

本発明では、基本的に第2図に従って信号の波形処理を行う。

部分BW2もボトムレベルBT2まで落ち込むダウンスロープ部DSL2と、ボトムレベルBT2から立ち上がるアップスロープ部USL2とを有する。本発明では、マークMKの両エッジE1、E2の夫々に対応したボトム波形部分BW1、BW2のスロープ部DSL1、USL1、DSL2、USL2を選択的に使用することでマークMKの走査方向に関する中心位置を決定するようにした。

これら各スロープ部において、内側に存在するスロープ部とはアップスロープ部USL1とダウンスロープ部DSL2であり、外側に存在するスロープ部とはダウンスロープ部DSL1とアップスロープ部USL2である。

実際の処理においては、一方のボトム波形部分BW1で、ダウンスロープ部DSL1の肩の部分のピーク値とボトムレベルBT1との間を所定の比で（例えば50%）で分割するスライスレベルS1とスロープ部DSL1とが一致する走査位置P1、及びアップスロープ部USL1の肩の部分のピーク値とボトムレベルBT1との間を所定の

第2図(A)はウェハW上に形成された凸状のマークMKの断面構造を示し、表面にはレジスト層PRが一様に塗布されている。

第2図(B)は、マークMKの両端のエッジE1、E2を横切る様な走査線に沿ってマークMKの像をテレビカメラで撮像したときのビデオ信号VSの波形を示す。このビデオ信号VSは、マークMKの両端のエッジE1、E2の位置で極小値となるようなボトム波形部分BW1、BW2になる。ボトム波形部分BW1とBW2の間の波形レベルはマークMK自体の反射率によって変化し、ボトム波形部分BW1の左側の波形レベルと、ボトム波形部分BW2の右側の波形レベルとは、ウェハ下地の反射率によって変化する。

第2図(C)は2つのボトム波形部分BW1、BW2を拡大して示したもので、ボトム波形部分BW1は、走査が進行するにつれて、ボトムレベルBT1まで落ち込むダウンスロープ部DSL1と、ボトムレベルBT1から立ち上がるアップスロープ部USL1とを有する。同様にボトム波形

部分BW2もボトムレベルBT2まで落ち込むダウンスロープ部DSL2と、ボトムレベルBT2から立ち上がるアップスロープ部USL2とを有する。スライスレベルS2とスロープ部USL1とが一致する走査位置P2を求める。

同様に他方のボトム波形部分BW2に対して、ダウンスロープ部DSL2をスライスレベルS3で比較して求めた位置P3と、アップスロープ部USL2をスライスレベルS4で比較して求めた位置P4とを決定する。

従って、マークMKの中心位置Pmの算出は、基本的に以下の3つの式のいずれか1つに従って行われる。

$$P_m = (P_2 + P_3) / 2 \quad \dots (1)$$

$$P_m = (P_1 + P_4) / 2 \quad \dots (2)$$

$$P_m = (P_1 + P_2 + P_3 + P_4) / 4 \quad \dots (3)$$

式(1)は内スロープ決定法、式(2)は外スロープ決定法、そして式(3)は両スロープ決定法の基本式である。

そして本発明においては、例えば実際のウェハをアライメントしたときの精度が最もよくなる決定法を選んで、ウェハのアライメントを実行する。

[実施例]

次に本発明の実施例による方法を実施するのに好適な投影露光装置の構成を第1図を参照にして説明する。

第1図において、レチクルR上のパターン領域PAの像は投影レンズPLを介してウェハW上に結像投影される。ウェハWはX、Y方向にステップアンドリピート法で移動するステージST上に載置され、ステージSTの座標位置は干涉計IF X、IF Yで計測される。レチクルRは、パターン領域PAの両脇に設けられたレチクルアライメントマークRM1、RM2をレチクルアライメント顕微鏡RAS1、RAS2に対して位置決めすることで、装置（投影レンズPLの光軸）に対してアライメントされる。又パターン領域PAの周囲のストリートライン相当領域内には、ダイ・バイ・ダイアライメント用のマーク（窓）が形成されており、各マーク（窓）は、ウェハW上の1つのショット領域に付随したダイ・バイ・ダイ用のウェハマークとともに、TRT（スルーザレチクル）方式のアライメント顕微鏡DAS1、DAS

2、DAS3、DAS4によって検出される。

さて、本実施例による方法は、ここではウェハW上のマークのみをオフ・アクシス方式で検出するウェハアライメントセンサーに対して適用される。このウェハアライメントセンサーは、投影レンズPLの下部直近に配置されたミラー10、対物レンズ12、ビームスプリッタ14、結像レンズ16、共役指標板18、撮像レンズ20、及びCCD2次元撮像素子22によって構成される。さらにウェハW上のマーク領域を照明するために、ハロゲンランプ、光輝度多色LED等からの広帯域波長の光を導くオプチカルファイバー24、コントデンサーレンズ26、照明視野絞り28、レンズ系30、及び先のビームスプリッタ14とで構成された照明光学系が設けられる。

以上の構成において、ウェハWは対物レンズ12と結像レンズ12と結像レンズ16との合成系に関して指標板18と光学的に共役に配置され、指標板18とCCD22の受光面とは撮像用レンズ20に関して共役に配置される。

従ってCCD22は、ウェハW上のマークの拡大像と指標板18上の固定（参照）マークの拡大像と同時に撮像する。また照明光学系のファイバー24の射出端面は2次光源像として、対物レンズ12とレンズ系30との間の瞳面（開口絞り位置）にリレーされ、ウェハWに対してケーラ照明を行う。更に視野絞り28は対物レンズ12とレンズ系30との合成系によってウェハWと共にになっており、視野絞り28のアバーチャ像がウェハWと共にになっており、視野絞り28のアバーチャ像がウェハW上に投影されることになる。本実施例では、少なくとも対物レンズ12、結像レンズ16、撮像用レンズ20の夫々に対して色消しがなされており、色収差による結像特性の劣化を押さえている。

又、本実施例の装置では、ステージST上に基準マークFMが設けられ、ウェハアライメントセンサー内の指標板18上の指標マークのウェハWへの投影点と、レチクルR上のレチクルアライメントマークRM1、RM2あるいはダイ・バイ・

ダイ用のマークの投影点との間の距離（ベースライン）を計測するのに使われる。

次に第3図を参照して、第1図中のCCD22からのビデオ信号の処理回路について説明する。CCD22は2次元撮像素子であり、水平走査方向と垂直走査方向とに画素（ピクセル）が配列されるが、本実施例のCCD22では、ウェハW上のマークのエッジを横切る方向を水平走査方向に一致させるものとする。

さて、CCD22からは水平同期信号と垂直同期信号とが混合したコンポジットビデオ信号が得られる。このビデオ信号は、周波数フィルターやAGC等の前処理回路40を介してアナログ→デジタル変換器（ADC）42に送られる。一方、CCD22からのビデオ信号は、同期信号分離回路やクロック発生回路等を含む制御回路44に送られる。この制御回路44はCCD22の水平同期信号に基づいて、1画素の電気走査（読み出し走査）あたり1つのクロックパルスとなるようなクロック信号SCLを出力する。このクロック信

号 SCL は、CCD22 の電気的走査が 1 フレーム中でのサンプリング範囲（水平走査線の垂直方向の本数）になったか否かを検出する比較部 46 と、ADC42 の出力データを記憶するためのメモリ（RAM）43 に対してアドレス値を出力するアドレスカウンタ 48 とに送られる。従って、RAM43 内には、CCD22 の所定の水平走査線から指定された本数分だけのデジタル波形データが記憶される。RAM43 内の波形データは、プロセッサー 50 によって管理されるアドレスバス A-BUS とデータバス D-BUS とによってプロセッサー 50 に読み込まれ、所定の波形処理演算が行われる。プロセッサー 50 のアドレスバス A-BUS とデータバス D-BUS には、ステージ ST を制御するためのステージコントローラ 52 がつながれ、このコントローラ 52 は干渉計 IFX, IFY の座標計測値を入力してステージ ST の駆動モータ 54 を制御する。

次に、本実施例に好適なマーク形状や配置を第 4 図、第 5 図、第 6 図を参照にして説明する。

M3 との間に存在する。

また、第 5 図は共役指標板 18 上の指標マーク TL, TR の配置を示し、指標マーク TL, TR の夫々は透明ガラス板の上にクロム層で形成された 2 本の細線からなる。アライメントの際は、2 つの指標マーク TL, TR の間にマーク MDn を挟み込むようにステージ ST を位置決めする。こうして得られるビデオ信号波形の一例を第 7 図に示す。

第 7 図 (A) は指標マーク TL, TR にウェハマーク MDn を挟み込んだ様子を示し、ウェハマーク MDn の中心 CL と指標マーク TL, TR の中心 CT とがわずかにずれている。このずれ量を精密に算出するのが、第 3 図に示したプロセッサー 50 である。第 7 図 (B) に示すように、CCD22 の水平走査線 SL に沿って得られるビデオ信号波形は、広帯域照明光を使ってレジスト層での干渉現象を低減させているため、各マークのエッジ位置でのみボトム（極小値）になる。第 7 図 (B) で、指標マーク TL, TR はそれぞれ微細

第 4 図はウェハ W 上のショット配列を示し、レチカル R のパターン領域 PA の投影像はショット領域 SA の夫々とアライメントされる。そして露光時には、各ショット領域 SA の中心 CC がレチカル R のパターン領域 PA の中心と一致する中心 CC で直行する中心線はウェハステージ ST の干涉計で規定される直行座標系の X 軸、Y 軸と平行になる。

さて、各ショット領域 SA にはダイ・バイ・ダイ用のウェハマーク MD1, MD2, MD3, MD4 が形成されている。本実施例では、このマーク MD1～MD4 をオフ・アクシス方式のウェハアライメントセンサー (10～30) で検出するものとする。各マーク MDn は、第 6 図 (A) に示すように、4 本のバーマーク BPM1, BPM2, BPM3, BPM4 が同一間隔で平行に並んだマルチマークとする。また、第 6 図 (B) に示すようにバーマーク BPMn はウェハ下地に対して凸状に形成されているものとする。このマーク MDn の中心 CL は、バーマーク BPM2 と BP

な 2 本のバーマークであるため、そのバーマーク 1 本について 1 つのボトム波形 BL1, BL2, BR1, BR2 になる。またウェハマーク MDn の 4 本のバーマーク BPM1～BPM4 の各エッジ位置で、計 8 つのボトム波形 WL1, WR1, WL2, WR2, WL3, WR3, WL4, WR4 が得られる。

ところが、指標マーク TL, TR の位置で現れるボトム波形と、ウェハマーク MDn の各エッジ位置で現れるボトム波形とでは、光学的な現象が全く異なっている。即ち指標マーク TL, TR は、ウェハ表面で反射した照明光によって透過照明されるために、CCD22 上では暗部として撮像される。これに対してウェハマークの各エッジは、照明光が対物レンズ 12 等の開口数 (N.A.) よりも大きな角度で散乱されて、CCD22 への結像光路内に戻ってこないために暗部（暗線）として撮像されるのである。

尚、第 7 図 (B) の信号波形は、第 7 図 (A) に示すように、N 本の走査線 SL に沿って得られ

た信号波形を垂直方向の画素列で加算平均したものである。この加算平均はプロセッサー50がRAM43からN本分の波形データを読み出して実行する。

次に本実施例のアライメント方法を説明するが、その前提として、いくつかのパラメータが予めプロセッサー50内に設定されているものとする。そのパラメータの代表的なものは以下の通りである。

- ①指標マークTLとTRの中心アドレス値ACC
- ②指標マークTLとTRのウェハ上での間隔Lt(μm)
- ③指標マークTL, TRの夫々の本数Kt
- ④ウェハマークMDnの本数Km
- ⑤指標マークTL, TRの中心アドレス値ACCからのポイント(番地)数HL, HR
- ⑥指標マークTL, TRの各処理幅のポイント(番地)数Pt
- ⑦ウェハマークMDnの中心アドレス値ACCからの処理幅のポイント(番地)数Pm

[ステップ100]

ここでは、RAM43に取り込まれたN本分の原波形データから任意の本数を選んで垂直方向に画素毎の加算平均を行い、1本の平均波形データを作る。作られた平均波形データはRAM43内に一時的に記憶される。

尚、加算平均すべき走査線は垂直方向に連続している必要はなく、1本おき、又は2本おきでもよい。

[ステップ102]

次にプロセッサー50は、平均波形データをスムージングする。このスムージングは平均波形データを数値フィルターに通すことによって行われる。

第9図(A)は、RAM43内の平均波形データの一例を示したもので、横軸はRAM43のアドレスポイント、縦軸はレベルを表す。この波形に対して第9図(B)のような数値フィルターFN_aをかける。これによって平均波形データ中に存在する高周波成分が除去されたスムージング波

これらのパラメータのうち、ポイント数HL, HR, Pt, Pmの意味については第7図(A)中に図示してある。

また本実施例では、ウェハWのグローバルアライメントが完了した後に、ウェハアライメントセンサーを用いてよりファインな位置検出を行うことを前提としている。従ってグローバルアライメント後にウェハW上のショット配列の設計値のみに基づいてステージSTを位置決めして指標マークTL, TRとウェハマークMDnとを検出すると、グローバルアライメント時の残留誤差($\pm 1 \mu m$ 以下)分、ショット配列の僅かな不規則性、又はウェハWの伸縮分等を含んだアライメント誤差 ΔX が存在する。このアライメント誤差 ΔX は第7図中に示した中心位置C_LとC_tの差である。

さて、プロセッサー50はCCD22で撮像された走査線N本分の波形データがRAM43に取り込まれると、第8図に示した手順で波形処理を実行する。そこで以下、第8図の各ステップに沿って説明する。

形データR(n)が得られる。この波形データR(n)もRAM43内に一時的に記憶される。

[ステップ104]

次にプロセッサー50は平均波形データを微分する。この微分は第9図(C)に示したように傾きが一定の数値フィルターFNbに平均波形データを通すことによって行われる。これによって第9図(A)のようなボトム波形は第9図(D)のような微分波形データP(n)になる。この微分波形データ上でボトム点となるアドレスポイントPX_Dは、平均波形データ(又はスムージング波形データ)上のダウントロープ部DW_Sの中点位置と一致し、微分波形データ上でピーク点となるアドレスポイントPX_Uは、平均波形データ上でのアップトロープ部UP_Sの中点位置と一致している。

従って、微分処理を行うことによって、スムージング波形データ上での全てのスロープ位置が特定できることになる。尚、第9図(D)においてアドレスポイントPX_DとPX_Uの間で微分波形

が零クロスする点は、第9図(A)の波形中でのボトム点に一致している。

〔ステップ106〕

次にプロセッサー50は、この微分波形データP(n)中の全てのピーク点とボトム点、及びそれらの位置を抽出する。この場合、第9図(D)に示すように、本来のボトム、ピーク以外の小さなボトム、ピークD_{up}、D_{ub}も抽出され得る。

〔ステップ108〕

そこでプロセッサー50は、これら小さなボトム、ピークD_{up}、D_{ub}は小さい順に切り捨てて、指標マークの本数K_tとウェハマークの本数K_mとに対応した数のボトム点とピーク点を選ぶ。

先の第7図に示したように、左右の指標マークT_L、T_Rに対応した波形処理幅P_t内では、スマージング波形データR(n)上で2つのボトム波形が得られることが分かっている(指標マーク本数K_t=2)。従って、処理幅P_t内では、微分波形データP(n)上で2つのピーク点と2つのボトム点とが得られることになる。

右側の指標マークT_Rに対応したスマージング波形(BR1、BR2)上の各スロープ中心位置は、ダウンスロープRD(3)、RD(4)の2つと、アップスロープRU(3)、RU(4)の2つである。

同様に、4本のバーマークBPM1～BPM2の各エッジで生じたスマージング波形上の各スロープの中心位置は、ダウンスロープWD(1)～WD(8)とアップスロープWU(1)～WU(8)である。

ところで、ダウンスロープやアップスロープを特定する手法として、実際にはスマージング波形と微分波形との各コントラスト値(レベル)を用いてコントラストリミットを定め、そのリミット値に基づいてスマージング波形中の各スロープ位置を特定するのがよい。

第11図(A)は第10図(A)中のボトム波形WL1のみを拡大して示し、第11図(B)は第11図(A)の微分波形のみを拡大して示したものである。

まず微分波形データ中のボトム位置WD(1)に対応した微分レベル(コントラスト値)CWD

一方、ウェハマークMDnに対応した処理幅2Pm内ではスマージング波形データR(n)上で8つ(2Km)のボトム波形が得られることが分かっている。従って処理幅2Pm内では微分波形データP(n)上で8つのピーク点と8つのボトム点とが得られることになる。

以上の処理によって、スマージング波形データ上の各マークに対応したダウンスロープ部とアップスロープ部とが特定されることになる。

第10図はその様子を表し、第10図(A)はスマージング波形データを表し、第10図(B)は微分波形データを表す。ここで第10図の横軸は、スマージング波形データのアドレスポイントを表し、微分波形データ上のピーク点、ボトム点に対応して、スマージング波形データ中の各スロープの中心位置が求められる。

左側の指標マークTLに対応したスマージング波形(BL1、BL2)上の各スロープ中心位置は、ダウンスロープRD(1)、RD(2)の2つと、アップスロープRU(1)、RU(2)の2つである。また

(1)の絶対値を求め、位置WD(1)に対応するスマージング波形中のレベルCDS(1)を求める。このレベルCDS(1)は位置CWD(1)で決まるダウンスロープ中のレベルよりも少し小さな値として取り込まれる。

次にプロセッサーは、次式によってコントラスト値CVWd(1)を算出する。

$$CVWd(1) = A \cdot CDS(1) + B \cdot CWD(1)$$

同様に、微分波形データ中のピーク位置WU(1)に対応した微分レベルCWU(1)の絶対値を求め、さらに位置WU(1)に対するスマージング波形中のレベルCUS(1)を求める。

そして次式によってコントラスト値CVWu(1)を求める。

$$CVWu(1) = A \cdot CUS(1) + B \cdot CWU(1)$$

ここでA、Bは定数であるが、ノイズを区別する場合にはA=1、B=0.5程度に設定する。

以上の動作を、ウェハマークの信号処理範囲内で行うとともに、指標マークの信号波形に対しても全く同様に行う。

指標マークについては、第10図(A)中のボトム波形WL1を例にとると、その微分波形中のボトム位置はRD(1)、ピーク位置はRU(1)である。

そこで、位置RD(1)での微分波形中のレベル(ボトム)をCFD(1)、位置RU(1)での微分波形中のレベル(ピーク)をCFU(1)、そしてスムージング波形中のボトム波形WL1でのダウンスロープの中心付近のレベルをCDR(1)、アップスロープの中心付近のレベルをCUR(1)とすると、指標マークのコントラスト値CVRd(1)、CVRu(1)はそれぞれ以下のようにして求められる。

$$CVRd(1) = A \cdot CDR(1) + B \cdot CFD(1)$$

$$CVRu(1) = A \cdot CUR(1) + B \cdot CFU(1)$$

そしてプロセッサーは指標マークに対するウェハマークのコントラスト比GGを次式によって求めれる。

$$GG = CVWd(1)/CVRd(1) \times 100(\%)$$

又は、

的な一例を第12図によって説明する。先ず第12図(A)のようにスムージング波形上の1つのボトム波形WL1のダウンスロープ位置WD(1)から一定のポイント数(アドレス)分だけ波形データを前後にサーチする。そしてダウンスロープ下部の最小値BTとダウンスロープの肩の部分の最大値SPdとを求める、第12図(B)に示すように最小値BTと最大値SPdとの間を所定の比率で分割するところにスライスレベルS1を決定する。

ここでその比率を α (%)とすると、スライスレベルS1は次式で演算される。

$$S1 = (SPd - BT) \times (\alpha / 100) + BT$$

次にこのスライスレベルS1と一致するダウンスロープ部のレベルの位置を求める。この際、スライスレベルS1と一致するレベルがサンプリング点の間に存在する場合は、直線補間等の手法で、交点位置SWD(1)を求める。この位置SWD(1)は、例えばアドレスポイントの間を1/10で補間した実数で表すものとする。

$$GG = CVWd(1)/CVRd(1) \times 100(\%)$$

そしてこのコントラスト比GGが所定の比以下になっている場合は、ウェハマークのエッジに対応したボトム波形ではないと判断していく。

[ステップ110]

次にプロセッサー50はスムージング波形中の各スロープ部を所定のライスレベルと比較してその交点を求める。このステップ110は、場合によっては省略してもよい。それは、第10図のようにして求まつたスムージング波形上の各スロープの中心位置をそのまま以後の処理に使えることもあるからである。

さて、このステップ110では先の第2図(C)で説明したように、各スロープ毎に最適なライスレベルを決める。このライスレベルの決定にあたっては、先に第10図で求めた指標マークのアップスロープ位置RU(1)～RU(4)、ダウンスロープ位置RD(1)～RD(4)、ウェハマークのアップスロープ位置WU(1)～WU(8)、ダウンスロープ位置WD(1)～WD(8)の夫々を使う。そこで具体

以上と同様にして、スムージング波形上のボトム波形WL1のアップスロープについても、位置WU(1)から前後にサーチ(ここでは最小値BTが分かっているので、サーチは一方向のみでもよい)を行い、次式によってライスレベルS2を決定する。

$$S2 = (SPu - BT) \times (\alpha / 100) + BT$$

そして、このライスレベルS2と一致するアップスロープ部の位置SWU(1)を実数で算出する。

以下、同様にしてスムージング波形中の各ボトム波形について最適なライスレベルを決めて、その交点位置SRU(1)～SRU(4)、SRD(1)～SRD(4)、SWU(1)～SWU(8)、SWD(1)～SWD(8)を求める。

[ステップ112]

次にプロセッサー50は、ウェハアライメントセンサーの光学系の倍率誤差等をキャンセルするために、CCD22の1画素(スムージング波形データのサンプリング間隔)がウェハ面上で何μmに相当するのかを算出して、その換算値UNT

(μm / ポイント) を実数で求めておく。ここでは、安定性の良い指標マーク TL, TR の設計上の間隔 L_t (μm) を用いるものとする。間隔 L_t はウェハ面上の値として登録されているので、次式によって換算値 UNT を演算する。尚、指標マーク TL, TR はともに K_t 本 (本実施例では $K_t = 2$) とする。

$$\text{UNT} = \frac{2 K_t \cdot L_t}{\sum_{n=K_t+1}^{K_t} (\text{SRU}(n) + \text{SRD}(n)) - \sum_{n=1}^{K_t} (\text{SRU}(n) + \text{SRD}(n))}$$

[ステップ 114]

次にプロセッサー 50 は指標マーク TL と TR の間の中心位置 C_t (μm) を次式に基づいて実数で求める。

$$C_t = \frac{\sum_{n=1}^{K_t} (\text{SRU}(n) + \text{SRD}(n))}{4 K_t} \times \text{UNT}$$

[ステップ 116]

ここでは予め指定された処理モードに従ってウェハマークの中心位置 C_ℓ の演算アルゴリズムを

選択する。このステップ 116 から次にどのステップ (118, 120, 122 のいずれか) に進むかはオペレータによって指定されたり、或いはオートセットアップシステムによって自動的に切り換えられる。

[ステップ 118]

ここでは内スロープ検出法によってウェハマークの中心位置 C_ℓ (μm) を実数で算出する。

ここで先の第 10 図を参照すると、ウェハマークの波形上の内スロープ位置は、SWU(1), SWD(2), SWU(3), SWD(4), SWU(5), SWD(6), SWU(7), SWD(8) である。

従って、ここではウェハマークの本数を K_m (本実施例では $K_m = 4$) として、次式に基づいて中心位置 C_ℓ を算出する。

$$C_\ell = \frac{\sum_{n=1}^{K_m} \frac{1 - (-1)^n}{2} \cdot (\text{SWU}(n) + \text{SWD}(n+1))}{2 K_m} \times \text{UNT}$$

[ステップ 120]

ここでは外スロープ検出法によってウェハマー

クの中心位置 C_ℓ (μm) を実数で算出する。

ここで先の第 10 図を参照すると、ウェハマークの波形上の外スロープ位置は、SWD(1), SWU(2), SWD(3), SWU(4), SWD(5), SWU(6), SWD(7), SWU(8) である。

従ってここでは次式に基づいて中心位置 C_ℓ を算出する。

$$C_\ell = \frac{\sum_{n=1}^{K_m} \frac{1 - (-1)^n}{2} \cdot (\text{SWD}(n) + \text{SWU}(n+1))}{2 K_m} \times \text{UNT}$$

[ステップ 122]

ここでは両スロープ検出法によってウェハマークの中心位置 C_ℓ (μm) を実数で算出する。

先の第 10 図から明らかなように、ウェハマークの波形上のダウンスロープ、アップスロープの全ての加算平均位置が中心 C_ℓ になるので、次式に基づいて演算される。

$$C_\ell = \frac{\sum_{n=1}^{K_m} (\text{SWD}(n) + \text{SWU}(n))}{4 K_m} \times \text{UNT}$$

[ステップ 124]

次にプロセッサー 50 は、指標マークの中心位置 C_t とウェハマークの中心位置 C_ℓ との差を算出してアライメント誤差 ΔA (μm) を決定する。

このアライメント誤差 ΔA は、RAM-43 にビデオ信号波形を取り込んだ時のウェハステージ ST の残留アライメント誤差であり、以後のステージ ST の位置決めにあたっては、グローバルアライメントによって決定されたステージ位置決め座標の設計値を ΔA だけオフセットさせればよい。

以上、本実施例の基本的なアライメント手順について説明したが、次に本実施例のステップ 116 でどの処理モードを選択するかの決め方についての一例を説明する。

通常、半導体ウェハ上にデバイスを形成する工程には、素子間の配線等の為のためにアルミニウム層を一様に蒸着する工程があり、ウェハ上の凹凸のアライメントマークはアルミ層で被覆された状態でアライメントセンサーで検出される。すなわちアルミ層そのものでできたマークを検出する

ことになる。

従ってマーク上にアルミ層がきれいに蒸着されずに非対称になった場合、マークの両端のエッジ部に対応したビデオ信号波形（ボトム波形）も非対称になる。第13図（A）はアルミ層A_ℓで被覆されたアライメントマークWMの断面構造を示し、CCD22で撮像され、テレビモニター上に映し出されたマーク像は第13図（B）に示すように、左右のエッジ部に生じる暗線の幅が互いに異なっている。

これは、第13図（A）に示すように、マークWMの左右のエッジ部でアルミ層A_ℓが非対称に蒸着しているからである。可視域の照明光を用いてこのマークWMを観察すると、通常はアルミ層A_ℓの表面しか見えない。そのためCCD22から出力されるビデオ信号波形は第13図（C）のようになり、左右のエッジ部に対応したボトム波形は互いに異なったものになる。

このような波形に対して本実施例の信号波形処理アルゴリズムを適用して、外スロープ位置SW

たバーニア副尺と下地のバーニア主尺とを別の光学顕微鏡等で観察してバーニアのずれ量を目視で読み取っている。

第14図（A）、（B）と第15図（A）、（B）はアルミ層におけるバーニアの一例を示し、第14図（A）、（B）はバーニア主尺WBM上のレジスト層PRにバーニア副尺WBSをぬきで形成する場合であり、第15図（A）、（B）はバーニア主尺WBMの両脇のレジスト層PRに2本のバーニア副尺WBSをぬきで形成する場合である。

ここではバーニア主尺WBMが非対称になっているものとする。

目視でこれらバーニアを計測する場合、レジストによる副尺WBSのエッジ部と、それに隣接した主尺のエッジ部の距離a、bを読み取り、その距離が目測で等しくなっている位置をアライメント精度としている。

具体的には、第16図に示すように主尺WBMを計測方向に一定ピッチで作っておき、これに重

D(1)、SWU(2)と内スロープ位置SWU(1)、SWD(2)を求め、第8図のステップ122で両スロープ検出法を選ぶと、第13図のマークWMの中心位置C_ℓは次式で得られる。

$$C_{\ell} = \{SWD(1)+SWU(2)+SWU(1)+SWD(2)\} / 4$$

ところが、このような非対称性の強いマークを両スロープ検出法で検出してアライメントしても、その精度が必ずしも十分に得られないことが実験により確かめられた。

この原因は、1つにはアライメント（重ね合わせ）精度を調べるバーニアに問題がある。

バーニアによる重ね合わせ精度の検査には、予めウェハ上に形成されたバーニア主尺に対してレチクル上のバーニア副尺を、アライメントセンサーを使って位置決めして、重ね焼きするものであり、その重ね焼きによって作られたバーニアのずれ量を読むことで、アライメント精度が判定できる。

従来、この検査はステッパーを用いて重ね焼きされたウェハを現像した後、レジストで形成され

ね焼きされる副尺WBSは主尺WBMのピッチに対して例えば0.02μmだけ大きなピッチにしておく。理想的にアライメントされていれば、バーニアに付随して表示された数値の0のところで主尺WBMと副尺WBSとが中心同志で重なる。第16図の場合、主尺WBMと副尺WBSとが中心同志で重なっているのは、数値-0.2の位置であるので、アライメント精度としては-0.02μmが得られていることになる。尚、第16図は第14図に示した方式のバーニアパターンであるが、第15図に示した方式でも同様である。

さて、第14図のバーニア形式の場合、距離a、bを規定する主尺WBM上のエッジ位置は、第13図（C）の波形上に対応させると内スロープ位置SWU(1)、SWD(2)になる。

一方、第15図のバーニア形式の場合は、距離a、bを規定する主尺WBM上のエッジ位置は第13図（C）の波形上に対応させると外スロープ位置SWD(1)、SWU(2)になる。

即ち、アライメント精度をチェックしたときの

バーニアの形式によって、実際のアライメント時には内スロープ検出法を使うか外スロープ検出法を使うかを選択しなければならないことになる。

従って、第14図(第16図)のバーニア形状でアライメントチェックする場合は内スロープ検出法(第8図のステップ118)を選択し、第15図のバーニア形状では外スロープ検出法(第8図のステップ120)を選択すればよい。

このようにすると、目視でバーニア計測したアライメント精度と、ウェハアライメントセンサーで検出されたアライメント誤差との対応付けが正確になる。

ところで、プロセスによってはアルミ層Aℓの下のマークWMに対してアライメントを行うこともある。この場合、マークWMの上のアルミ層Aℓがどの程度非対称に形成されているかが特定し難い。そこでマーク断面構造を調べることによって、その非対称性を確認したら、非対称性の程度に応じて内スロープ検出法に重み付けするか、外スロープ検出法に重み付けするかを自動的に選ぶ

介して目視観察すると、その位置での非対称性が例えば第17図のように認識できる。

第17図はウェハ中心をほぼ原点としたショット配列座標XY上の周囲4カ所のショットの位置を示したもので、各ショットには、X方向アライメント用とY方向アライメント用の各マークが設けられている。座標系XY上でY軸方向に離れて位置する2つのショットについては、Y方向アライメント用のマークMDyを観察し、X軸方向に離れた2つのショットについては、X方向のアライメント用のマークMDxを観察する。

この際、各マークをCCD22で撮像した信号波形を処理して、マークエッジ部でのボトム波形の幅、すなわち、第13図(C)で示した位置SWD(1)とSWU(1)との差、及び位置SWD(2)とSWU(2)との差を求める。これによって、その差の大きい方のエッジに非対称性が強く生じていることがわかる。この非対称性の量△Uは次式によって定量的に求めることができる。

ようする。例えば第13図(C)のようなシングルマークの波形に対しては次式によってマーク中心位置Cℓを決定する。

$$C\ell = \frac{A \cdot [SWD(1)+SWU(2)] + B \cdot [SWU(1)+SWD(2)]}{2 \cdot (A+B)}$$

この式は両スロープ検出法の演算式を変更して重み付けの定数A、Bを入れたものであり、定数A、Bは次の条件を同時に満たしていればよい。

$$0 < A < 2, 0 < B < 2, A + B = 2$$

ここで重み付け定数A、Bをともに1にしたときが両スロープ検出法である。

尚、マーク断面構造を調べる方法としては、走査型電子顕微鏡(SEM)測長器、超音波顕微鏡を使う方法、赤外域のレーザスポットや照明光等のアルミ層Aℓを透過し得る光を使って光学的に計測する方法等が考えられる。

ところで、アルミ層Aℓを蒸着したときの非対称は、ウェハ中心から当方に広がっていく傾向があり、ウェハ上の周辺に位置するショット(チップ)のマークをウェハアライメントセンサーを

$$\Delta U = \frac{[SWD(1)+SWU(2)] - [SWU(1)+SWD(2)]}{2}$$

のことから、ウェハの周辺のいくつかのショットのマークを検出して、その位置での非対称量△Uを求めると、アルミ層蒸着時における非対称性をウェハ全面でおおむね特定することができる。

そこで第1図に示したように、レチクルR上のダイ・バイ・ダイマークとウェハW上の1ショット分のマークとをTTRアライメント系DAS1～DAS4で検出するシステムを備えたステッパーにおいては、TTRアライメント系でアライメントされるウェハマークの位置を、マークの非対称性に応じて補正することが可能となる。

ここで、TTRアライメント系の1つの例として特開昭63-283129号公報に開示された干渉アライメント方式を考えてみる。

第18図は、特開昭63-283129号公報に開示された系とは若干異なるが、原理的には同じ干渉アライメント方式を説明する概略図である。

レチクルR上には、ダイ・バイ・ダイマークと

して透明窓内の2ヶ所に回折格子G_r1, G_r2が格子ピッチ方向に離れて設けられ、露光光と異なる波長の2本のレーザビームL_f1, L_f2の夫々が、格子G_r1, G_r2を斜めに照射する。ビームL_f1, L_f2の主光線はレチクルRの上方空間で交差しており、その交点とレチクルRとの光軸方向の間隔は、ビームL_f1, L_f2の波長における投影レンズの軸上色収差量に対応している。レチクルR上の格子G_r1, G_r2の横の透明部を透過したビームL_f1, L_f2は投影レンズを介してウェハW上で交差する。その交差領域には、ウェハW上の回折格子G_wと平行に一次元の干渉縞が作られる。ウェハWの格子G_wからは±1次回折光が干渉した干渉光BTLが垂直に発生し、この干渉光BTLは投影レンズを逆進して、レチクルRの透明窓内の中央を通って光電変換される。ここで2本のビームL_f1, L_f2にわずかな周波数差△fを与えると、ウェハWの格子G_w上に形成される干渉縞はその周波数差△fに応じた速度で流れ、干渉光BTLの光電検出信号

(計測信号)は周波数△fで正弦波状に変化する交流信号となる。

一方、レチクルRの格子G_r1, G_r2からは送光ビームL_f1, L_f2と逆向きに±1次回折光DL1, DL2を発生させるようにし、これら±1次回折光DL1, DL2を干渉させた干渉光を光電検出して、参照信号を作る。

この参照信号も周波数△fで正弦波状に変化する交流信号となり、参照信号と計測信号との位相差△φ(±180°以内)が、レチクルRの格子G_r1, G_r2とウェハWの格子G_wとのピッチ方向のずれ量になる。このように2本のビームL_f1, L_f2に周波数差△fを与える方式は特にヘテロダイン干渉アライメント方式と呼ばれ、格子G_wのピッチを4μm程度(2μm幅のライン・アンドスペース)にすると、最大位相差±180°が±1μmに対応することから、位相差計測分解能として±2°が得られるものとして、約±0.01μmの位置ずれ検出能力が得られる。

さて、このような高精度、高分解能のTTRア

ライメントセンサーを用いた場合、ウェハW上の格子マークG_wの各格子要素に非対称性が生じていると、当然のことながらマーク位置検出結果に誤差(オフセット)が含まれてしまう。そこで、次に、この種のTTRアライメント系で問題となるマークの非対称性を、広帯域照明光を用いたウェハアライメントセンサーによって推定してオフセット補正する方法を説明する。

第19図(A)はウェハW上の格子マークG_wの断面形状を示し、各格子要素の右側のエッジがだれています。このため、第18図に示したTTRアライメント方式を使い、干渉縞IFを流してヘテロダイン検出で格子マークG_wを検出し、レチクルRの格子G_r1, G_r2とのアライメントを行っても、個々の格子要素の非対称性の量を平均化したようなオフセットが残留する。

そこで先の実施例と同様にして、CCD22で格子マークG_wを撮像する。このときCCDの水平走査方向を格子マークG_wのピッチ方向と平行にする。これによって、CCD22からのビデオ

信号波形は第19図(B)に示すように、各格子要素の両側のエッジ部で非対称なボトム波形となる。そして、第13図で説明したように、各ボトム波形からダウンスロープ位置SWD(n)とアップスロープ位置SWU(n)とを求める、さらに各格子要素毎に非対称性量△U(n)を算出して平均化すると、格子マークG_w全体としての非対称性量がわかる。従って、ダイ・バイ・ダイアライメント時には、この算出量に基づいて、TTRアライメント系でのマーク位置検出結果にオフセットをのせてアライメントを行うと、单一波長の照明ビームを用いたTTRアライメント系であっても、マーク非対称性による誤差を低減させることができる。

次に、信号処理のアルゴリズム上、アライメントマークのエッジ部から明確なボトム波形がでない場合について、第20図を参照にして説明する。

第20図(A)はウェハ上のマルチマークMD(凸部)の反射率が周囲の反射率と比べて極端に異なる場合を示し、このときの信号波形はマーク

と下地とのコントラスト差に応じた波形形状になる。

第20図(B)はマルチマークMDのライン・アンド・スペースのデューティを50%以外の値にした場合で、隣接する凸状のバーマークのライン幅が狭いと、左右のエッジでのボトム波形が分離せずに单一のボトム波形になってしまう。

また第20図(C)はマルチマークMDの各バーマークを正方形のドットで構成して格子にした場合を示し、この場合もエッジ部では明確なボトム波形が得られず、短形波状になる。

これら第20図の場合は何れも内スロープ検出法が利用できず、外スロープ検出法のみを利用することになる。先の実施例で説明した通り、アルゴリズム上の動作として、ウェハマーク本数Kmが予め設定されていて、信号波形上で一定のコントラストを持ったボトム波形が2Km個だけ得られるものとしているから、マークエッジ部で明確なボトム波形が発生しない場合は、アルゴリズム(演算)上でエラーを起こし易くなる。

一定距離はエッジでの正常なボトム波形の幅と同程度、若しくはそれよりも少し長めにしておく。

(ステップ204)

次にプロセッサーはコントラスト値CV_lとCV_rとの差を計算し、その差値が一定の値GC以上であるか否かを判断する。

第22図中の最初のボトム波形はマークエッジ部のみに対応した正常なものであるため、コントラスト値CV_lとCV_rの差値はそれ程大きくならず、ステップ206に進む。

(ステップ206)

ここではカウンタFNの内容をインクリメント(+1)する。

(ステップ208)

プロセッサーは全てのダウンスロープ位置SWD(n)についてチェックしたかどうかを判断し、チェックが終わっていなければ、次のダウンスロープに対して同様の処理をすべくステップ202へ飛ぶ。

(ステップ210)

そこで第8図に示したフローチャート上に、コントラスト判定ルーチンを付加して、第20図のような信号波形になったときには自動的に第8図中のステップ120を選択するようとする。

第21図は、そのコントラスト判定ルーチンの一例を示すフローチャートであって、第8図中のステップ116の代わりに実行される。

以下、第21図の各ステップを説明する。

[ステップ200]

ここではプロセッサーの内部カウンタ(ソフトウェアカウンタ)FNに零をセットする。このカウンタFNは第20図のような波形と第10図のような正常な波形とを区別するためのものである。

[ステップ202]

ここでは、例えば第22図のような波形が得られたものとして説明する。

先ず、第22図の波形で、ダウンスロープ位置SWD(n)、又はWD(n)が求まっているので、そこから左右に一定距離の位置でのコントラスト値(レベル)CV_lとCV_rを求める。この

ここでプロセッサーはカウンタFNの内容が零のままだったか否かを判断する。カウンタFNは、第22図中のダウンスロープ位置SWD(2)のような状態、即ち位置SWD(2)の前後のコントラスト値CV_l、CV_rの差が値GCよりも大きくなるときには、インクリメントされない。このためカウンタFNが零であることは、信号波形が第20図の場合を意味し、プロセッサーは自動的(強制的)に外スロープ検出のためのステップ120を実行する。

[ステップ212]

またカウンタFNが零でないときは、そのカウント値とウェハマーク本数Kmとを比較し、一致していないときは、その信号波形が第22図の場合であると判断して内スロープ検出のためのステップ118を実行する。

さらにカウンタFNの値がマーク本数Kmと等しいときには、全てのマークエッジ部に対応して正常にボトム波形が発生したものと判断し、予めユーザ(オペレータ)から指定された処理モード

(3つのスロープ検出方法のうち何れか1つ)を実行する。

以上により、第20図のような信号波形が得られる場合にも、アルゴリズム上でエラーなく処理することができる。しかしながら第20図のマークのときは、外スロープ検出法でのみ処理されるので、先の第14図、第15図で説明したように、バーニア形状に基づいて非対称性を考慮すると内スロープ検出法が最適であることが分かったとしても、それに対応することができないことになる。例えば、第20図(C)又は(B)に示したように、1本の凸状バーマークの幅が狭いマルチマークの場合、バーニア形状による非対称性の影響の違いは顕著に現れる。

従ってこのような場合には、凸状バーマークを凹状バーマークに変えることによって、バーニア形状に基づいて決定される最適なスロープ検出法を利用することができる。

尚、先の第20図(B)に示すようなライン・アンド・スペースのマルチマークの場合、1本の

バーマークに対して1つのボトム波形しか生じないので、ライン・アンド・スペースのデューティ比を変えていって、1本のバーマークの両側のエッジで分離したボトム波形が得られるようにしてよい。この手法は、第19図で示した干渉アライメント方式用のウェハ格子マークGwに対して実施すると効果的である。干渉アライメント方式では、格子マークGwのピッチを小さくするとそれだけ高分解能になる。ところが、CCD22を用いたウェハアライメントセンサーでは格子マークGwのピッチが小さくなると、ビデオ信号の波形が第20図(A)のようになって、さらにコントラストが悪くなってくる。そこで格子マークGwのピッチは変えずにデューティ比を変えることで、ビデオ信号の波形を極力第19図(B)、又は第20図(B)のようにすることができる。

本実施例の装置では、ウェハマークの観察用の照明光が広帯域であることから、レジスト層による干渉現象が皆無となる。従って、解像力(倍率)を上げるためにCCD22までの光学系(対

物レンズ12)の開口数(N.A.)を大きくすることも可能であるが、そうすると実用的な焦点深度が得られなくなる。そこで対物レンズ12を投影レンズPLの開口数の半分程度、例えばN.A.=0.2~0.3程度にする。さらにウェハ面から共役指標板18までの光学系(12, 16)と指標板18からCCD22までの光学系(20)とによって決まるトータルの結像倍率を30~50倍程度にする。このようにすると、実用的なマルチマークのライン・アンド・スペースを4μm(ピッチ8μm)にした時、マークエッジ部に対応したビデオ信号波形上のボトム波形に山割れが生じない。山割れとは、第23図(A)に示すような凸状バーマークの断面を考えたとき、ボトムエッジ(外エッジ)BE1, BE2とトップエッジ(内エッジ)TE1, TE2の夫々が第23図(B)のようにボトム波形BWB1, BWB2, BWT1, BWT2となって分離してしまう現象である。これは、ボトムエッジBE1(BE2)とトップエッジTE1(TE2)との間のエッジ

テーパ部に、照明光ILが垂直方向から照射されたとしても、対物レンズ12の開口数が大きくて倍率が高いと、そのテーパ部からの散乱光DFLがCCD22まで戻ってくるからである。

従って、第23図(B)のビデオ信号をテレビモニターに供給して画面上で観察すると、バーマークのエッジ部が2本の細い黒線になって見える。

このように山割れを起こした信号波形を処理すると、分離したボトム波形BWB1とBWT1とを2つのエッジと誤認識することもある。

本実施例の装置では、このような山割れが生じないように、プロセス上のウェハマークの形状変化を経験的に考慮して、対物レンズ12の開口数を0.2~0.3、CCD22までの倍率を30~50と比較的小さく定めている。さらにCCD22のセルサイズ(セルピッチ)はウェハ面換算で0.2μm~0.3μm程度である。

次に、本発明の第2の実施例による装置構成を第24図、第25図を参照して説明する。本実施例では共役指標板18、CCD22の構成、及び

ウェハマークのアライメントの仕方が先の実施例と異なる。第24図はウェハW上のX方向マークとY方向マークとを共通の光学系を介して検出する場合の系を示し、第1図と異なる点は、指標板18上にX方向用とY方向用の2組の指標マーク群が形成され、結像レンズ系20の後にビームスプリッタ21を設けて結像光束を2つに分岐し、その分割された結像光束の夫々を受光する2つのCCD22X, 22Yを設けることである。ただし2つのCCD22X, 22Yは矢印で示したように水平走査方向が互いに90°になるように設定されている。

さらに共役指標板18は、第25図に示すようにX方向用には、指標マーク群TLA, TRA, TLA, TRBを含む領域VPAxと、その上方の透明領域VPAxと、目視用マークVCMxとを有し、Y方向用には同様に指標マーク群TLA, TRA, TLA, TRBと目視用マークVCMyとを有する。

CCD22Xは、領域VPAxとVPBx、及

びマークVCMxをカバーするとともに、Y方向用の指標マークTRA, TLAが写り込まないような撮像範囲を有する。CCD22Yについても同様である。本実施例では、共役指標板18、結像レンズ系20までの系がX, Y用に共用されているために、ウェハ面を観察するミラー10、対物レンズ12も1ヶ所に配置するだけでよい。

尚、X方向用とY方向用のアライメント光学系を対物レンズから別個に配置する場合は、当然のことながら共役指標板18もX方向用とY方向用とで別体になる。

さて、第25図に示した共役指標マーク群のうち内側の指標マークTLAとTRAは、一例として4μm幅のバーマークを4μmのスペースで7本配置したマルチマークを挟み込めるように作られている。このため、マルチマークでないシングルマークを検出する場合等は、各指標マークTRA, TLAの下にくるウェハ面はマークやパターンの禁止領域にならざるを得ない。すなわち、ウェハマークの形成領域をストリートライン上で広

く定めておかねばならず、デバイス製造上に制約を与えることになる。

そこで本実施例では、X方向用のシングルマークの検出時には、第25図の右側の指標マークTRAとTRBの間にシングルマークを挟み込むようにして、指標マークTRAとTRBを含むビデオ信号波形部分のみを処理する。

また幅の広いマークに対しては指標マークTLBとTRBを用いてもよい。

具体的には第26図に示すように、シングルマークWDに対しては指標マークTRA, TRBで挟み込み、n本の走査線のビデオ信号を加算平均した波形から、予めパラメータとして与えられている指標マーク処理範囲R-L, R-Rの波形部分と、その間のウェハマーク処理範囲W-Aの波形部分とを選び、先の第1の実施例と同様に信号波形すればよい。また全体として幅が広くなるマルチマークについては、第27図に示すように外側の指標マークTLB, TRBを用いるように指標マーク処理範囲R-L, R-Rを設定し、内側

の指標マークTLA, TRAに重なっているウェハマークの波形部分は除外されるようにウェハマーク処理範囲W-Aを設定する。これら処理範囲の設定は使用するマーク形状寸法等を事前に登録することによって自動的に行われる。

また、登録したマーク形状によっては、使用すべき指標マークと重なることもあるので、ウェハグローバルアライメント後に特定されたウェハマーク位置を故意にX, Y方向(計測方向)にシフトさせて、指標マークと重ならないようにすることもできる。

次に第3の実施例について説明するが、ここでは第1図に示したオフ・アクシス方式のウェハアライメントセンサーを、ウェハのグローバルアライメントに利用する場合について説明する。

一般に、この種のステッパーでは、ウェハのオリエンテーションフラットを検出して機械的にウェハを位置決めして(プリアライメント)してステージST上に載置するが、その状態では20μm~100μm程度のプリアライメント誤差が存

在する。グローバルアライメントは、そのブリアライメント誤差を見込んでウェハ上のグローバルアライメント用のマークをサーチし、ウェハ上の実際のショット配列と設計上のショット配列とを $\pm 1 \mu\text{m}$ 程度の誤差範囲内に対応付ける作業である。従ってCCDカメラを用いてグローバルアライメントする場合、設計値でステージSTを位置決めしても、ブリアライメント誤差が大きいとCCDカメラの撮像範囲内にグローバルマークが存在しないことも起こり得る。

そこで、CCDカメラでウェハ面を撮像して、ウェハWをグローバルアライメントする場合には、ウェハ面をCCDで観察してはウェハを一定程度ずらしていくグローバル・サーチが必要となる。そのため、第25図に示した指標板18の透明領域VPAx（又はVPAy）を用いる。この領域VPAxはCCD22Xの撮像面上の予め定められた位置に存在するから、領域VPAxを走査する走査線の位置や本数も予めわかっている。またウェハ上のグローバルマークWGMが第28図の

ようにストリートラインSAL内に形成されているものとする。

このグローバルマークWGMはストリートラインSALの伸びるY方向に沿って平行に並べられた3本の格子状マークから成り、ストリートラインSALの左側のチップ領域CPAから1本目の格子状マークまでの距離はa、右側のチップ領域CPAから3本目の格子状マークまでの距離はdである。さらに3本の格子状マークの間隔はそれぞれb、cである。

ここで設計値に従ってウェハステージSTを最初に位置決めたとき、指標板18の透明領域VPAxが第28図のように主に左側のチップ領域CPAにかかり、グローバルマークWGMの1本目と2本目までを取り込んでいるものとする。このとき、領域VPAx内の走査線の複数本に対応したビデオ信号を加算平均すると、第29図（A）のような波形データがメモリ上に記憶される。

次にこの最初に取り込んだ波形データを解析して、グローバルマークWGAかどうかを認識する。

認識のアルゴリズムとしては、例えば特開昭60-114914号公報に開示された手法が応用できる。

すなわち、第28図中に示したマークWGMの設計上の配置関係（間隔a、b、c、d）に最も近い状態の波形位置を検出し出す。

通常は、第29図（A）の最初に取り込んだ波形データ中にマークWGMの3本が同時に入ってくるが、ブリアライメント誤差が極端に大きくなってくると、第28図のように領域VPAxがマークWGMの3本目までをカバーしなくなる。

そこで、プロセッサーは、ウェハステージSTをX方向に一定量だけシフトさせた後、CCDカメラからのビデオ信号波形をメモリ上に取り込む。このとき領域VPAxは第28図中の右側に最初の部分と一部重複するようにシフトする。右側にシフトした領域VPAxから得られるビデオ信号の加算平均した波形は第29図（B）のようになる。この第29図で領域VPAxのX方向の重複範囲はDBAであり、この長さはステージSTの

干渉計IFXによって正確に設定され得るが、範囲DBAはマークWGAのX方向の幅（約b+c）よりも少し大きくなるように定めるといよ。

次に、プロセッサーは、1回目に取り込んだビデオ信号波形の重複範囲DBAのコントラスト値CVaと、2回目に取り込んだビデオ信号波形の重複範囲DBAのコントラスト値CVbとを比較する。

一般にCCDカメラでは、画面内の平均輝度が変化するとAGC（オートゲインコントロール）が働き、そのため重複範囲DBAでは2つの波形部分のコントラスト値CVa、CVbが変化することもある。

そこで2つのコントラスト値CVaとCVbが大きく異なるときは、それらがほぼ等しくなるように、1回目と2回目のビデオ信号波形のうちいずれか一方のゲインを演算により補償した後、2つのビデオ信号波形を重複範囲DBAでは平均化して組み合わせる。この動作はメモリ上のデータをプロセッサーが演算することで行われる。

このように領域VPAxを相対的にX方向にシフトさせてビデオ信号波形の継ぎ合わせを行っていけば、CCDカメラの1画面よりもはるかに広い領域からの連続したビデオ信号波形データがメモリ上に記憶される。このため、ストリートラインSAL内のグローバルマークWGMをデザインルール（間隔a, b, c, d）に基づいて探し出すことができる。

以上グローバルマークWGMのサーチは、3本のマークが認識されればそれで終了し、引き続いてグローバルファインアライメントに移行する。このグローバルファインにはいくつかの変形例があり、大別すると本実施例で用いたCCDカメラによるウェハアライメントセンサーをそのまま利用する方式と、ファインアライメント用に別設されたアライメントセンサーを利用する方式とがある。

CCDカメラによるウェハアライメントセンサーを利用する場合は、ウェハステージSTを移動させて、指標板18中の領域VPBx（第25

図）内にグローバルマークWGMを配置してビデオ信号波形を取り込む。そして指標マークTLAとTRAとの挟み込み、或いはマークWGMの2本目（シングルマーク）を指標マークTRAとTRBに挟み込むことによって精密にアライメントを行う。

また、別設したファイングローバルセンサーを使う場合は、マークWGMの2本目のみをただちに検出し、そのセンサーの検出中心と2本目のマーク中心とが一致するステージSTの座標値を計測すればよい。

次に第4の実施例について説明する。ここでは第1図に示したオフ・アクシス方式のウェハアライメントセンサーをE, G, A（エンハンスト・グローバル・アライメント）に利用する場合について説明する。

E, G, Aについては、詳しくは特開昭61-44429号公報、又は、特開昭62-84516号公報に開示されているので、ここでは詳細な演算方法についての説明は省略する。

第30図はウェハ上のショット配列のうち、E, G, A方式でサンプルアライメントされるショットS1～S8のみを示したものである。従来、E, G, A方式は前提としてウェハのX, Y, θ方向のグローバルアライメントが完了した後にショットS1～S8のサンプルアライメントが完了した後にショットS1～S8のサンプルアライメントを実行していた。

本実施例では、θ方向のグローバルアライメント機能をE, G, Aのシーケンス中に取り込むようにして、スループットの向上を計るようにした。通常のE, G, Aでは、ショットS1～S8の順に次々に、各ショットのX方向マークとY方向マークとを検出して、各ショットの中心座標値を計測しているが、本実施例では、最初の2ショットについては、ウェハ上ではほぼ点対称の関係にあるもの同士をサンプルアライメントする。具体的には第30図中でX方向に並んだショットS3とS7の2つ、あるいはY方向に並んだショットS1とS5の2つである。

そして2つのショットについてサンプルアライメントが完了した時点で、ウェハ（ショット配列）全体のXY座標系に対する回転量△θを算出する。そしてこの回転量△θが、E, G, A方式での総合アライメント精度を低下させる程に大きいときは、ウェハステージST上のウェハホルダーを△θだけ逆方向に微小回転させる。

その後、再び2つのショットをサンプルアライメントして、回転量△θが十分小さくなかったことを確認したら、残りのショットをサンプルアライメントしてE, G, Aの演算に入る。

以上のサンプルアライメントには、第1図等に示したウェハアライメントセンサーが使われ、広帯域照明光のもとでマルチマークを撮像するため、レジスト層による干渉現象がなく、安定したマーク位置計測が可能となる。マーク位置計測にあたっては、指標マークTL, TRの中心Ctとウェハマークの中心Cmとのずれ量△x, △yを求めるとともに、そのときのステージSTの停止座標値を干渉計IFX, IFYから読み取って記憶す

ればよい。

以上、本発明の各実施例では、ウェハ上のレジスト層の影響を考えて、広帯域照明光を用いたマーク像検出のアライメントセンサーを利用することに主眼をおいて説明してきた。ところが近年、ウェハのマーク部分のレジスト層のみを予め剥離しておく手法が提案されている。この場合は、マーク照明光が広帯域である必要性はなく、レーザ光のような単一波長の照明光を用いたアライメントセンサーでもよいことになる。本発明は、そのような単一波長の照明光を使ったアライメントセンサーから得られたビデオ信号や光電信号の波形を解析する場合にも全く同様に適用できる。その際、マーク部分のレジスト層が除去されているなら、信号波形は各実施例で示したように、マークエッジでボトム（又はピーク）となるようなシンプルな波形となり、マークの非対称性の影響についても同様に対応することができる。

〔発明の効果〕

以上本発明によるアライメント方法によれば、

マーク信号波形中のボトム部分のアップスロープ位置とダウンスロープ位置とを使い分けるようにしたため、マーク中心位置の計測精度を実際のデバイス製造時の重ね合わせ精度に近似させることができる。さらにマーク波形中のボトム波形の非対称性をチェックすることができるので、ウェハプロセスによってマークの変形を受け易い層（アルミ層等）の重ね合わせ精度をより向上させることができる。

また本発明は近年開発が進められているS OR X線露光装置用のアライメント方式としても同様に利用できるが、X線露光ではマスクとウェハとが所定のギャップで近接するため、マスクのマークとウェハのマークとを同時に検出できるように2焦点化素子を加えた対物レンズ系等を用意するといよい。

4. 図面の簡単な説明

第1図は本発明の実施例による方法を実施するのに好適なステッパーの構成を示す斜視図、第2図（A）、（B）、（C）は本発明の原理を説明

するためのマーク断面と信号波形を示す図、第3図はCCDカメラの信号処理系の構成を示すブロック図、第4図はウェハ上のショット配列とマーク配置を示す平面図、第5図は指標板上のマーク配置を示す平面図、第6図（A）、（B）はウェハマークの形状と断面構造とを示す図、第7図（A）、（B）は指標マークとウェハマークとのアライメント時の配置とCCDカメラからのビデオ信号の波形とを示す図、第8図は本発明の実施例による方法に従ったアライメント処理の手順を示すフローチャート図、第9図（A）、（B）、（C）、（D）、第10図（A）、（B）、第11図（A）、（B）、第12図（A）、（B）は、第8図の処理の過程で演算される信号波形データの様子を示す波形図、第13図（A）、（B）、（C）は非対称なマークの構造とその信号波形とを示す図、第14図、第15図はそれぞれバーニア形状の違いを説明する図、第16図はバーニアの読み方を説明する図、第17図は周辺のショットで非対称になるマークの様子を示すウェハ平面

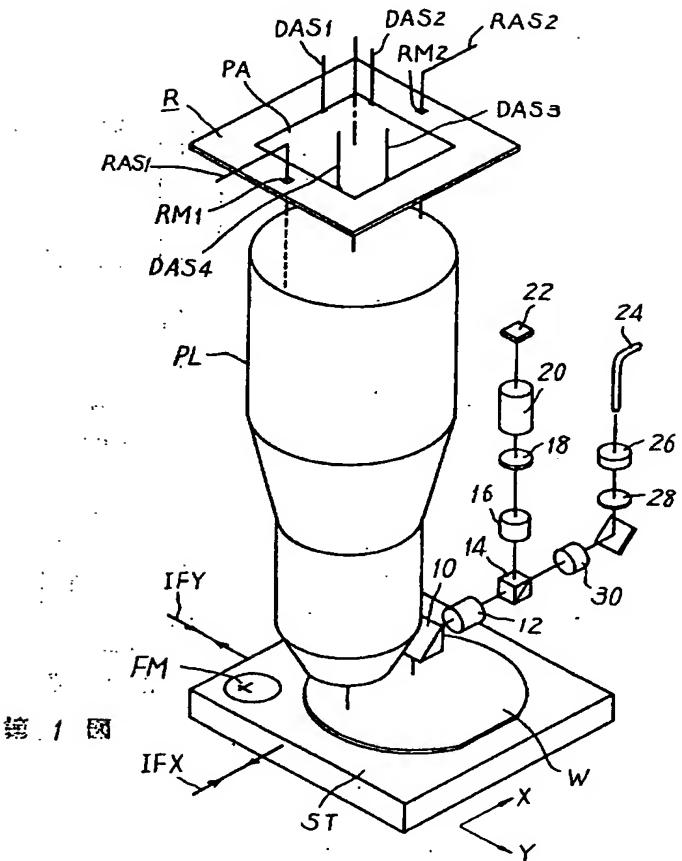
図、第18図はTRアライメントセンサーの一例を説明する図、第19図（A）、（B）は干渉アライメント方式に使用される格子マークの断面構造とその信号波形とを示す図、第20図（A）、（B）、（C）はそれぞれウェハマーク形状の変形を示す図、第21図はウェハマーク本数とエッジボトム波形の数とを自動的に照合して最適なモードを選択する手順を示すフローチャート図、第22図は第21図の工程における信号波形処理の一例を示す波形図、第23図（A）、（B）はエッジボトム波の山割れ現象を説明するマーク構造と信号波形とを示す図、第24図は第1図に示したウェハアライメントセンサーの他の実施例による構成を示す斜視図、第25図は第24図の系に好適な共役指標板上のマーク配置を示す平面図、第26図、第27図はそれぞれ第25図中の指標マークの使い方と信号処理の方法とを示す図、第28図はウェハ上のグローバルアライメントマーク配置とサーチアライメント時の撮像範囲との関係を示す平面図、第29図（A）、（B）は第28

図に示したウェハを撮像したときのビデオ信号波形の一例を示す図、第30図はE、G、A方式でサンプルアライメントされるショット配置例を示す平面図である。

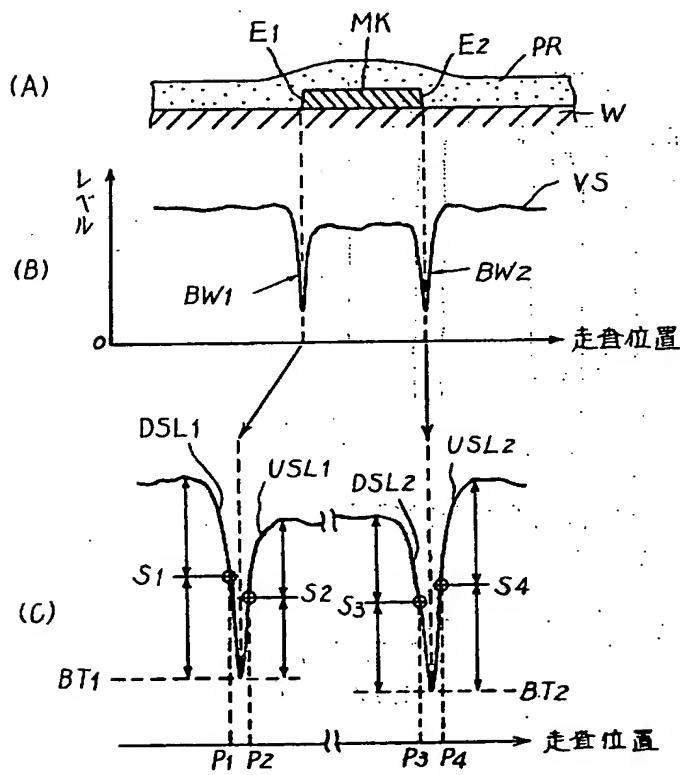
〔主要部分の符号の説明〕

R…レチクル、W…ウェハ、PL…投影レンズ、M
K, MD1, MD2, MD3, MD4, MDn, W
M, GW, WGM…ウェハマーク、TL, TR…指
標マーク、ST…ウェハステージ、12…対物レン
ズ、18…共役指標板、22…CCD、24…広
帯域照明光用のファイバー、42…アナログデ
ジタル変換器、43…メモリ(RAM)

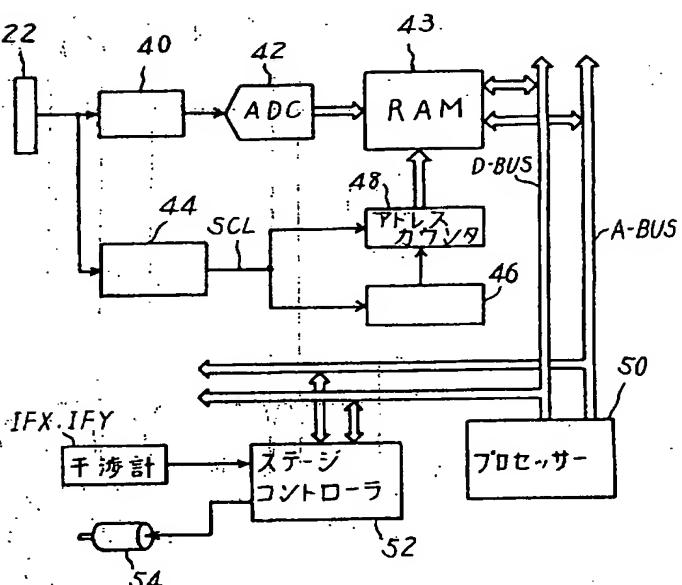
出願人 株式会社 ニコン
代理人 弁理士 渡辺 隆男



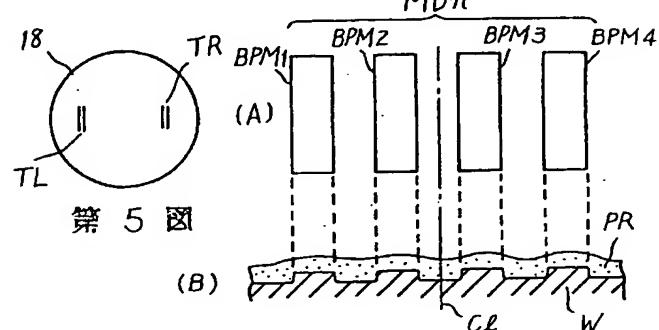
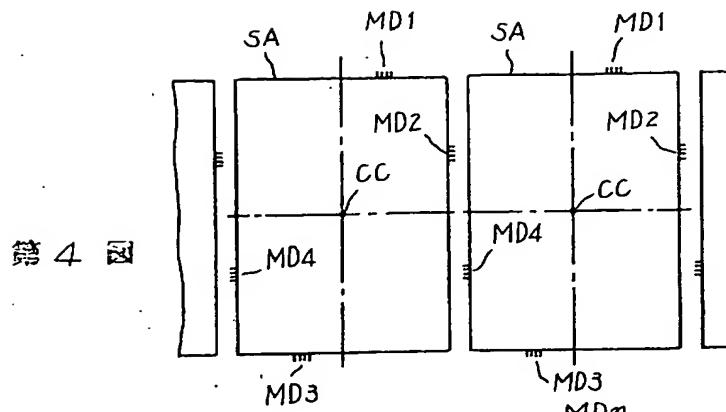
第1図



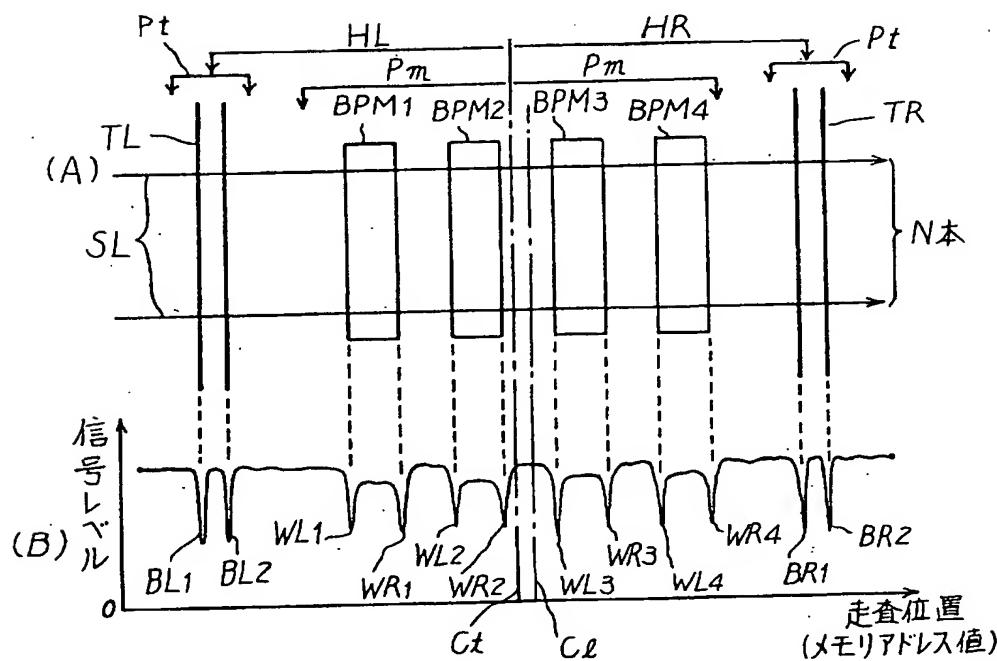
第2図



第3図



第6図



第7図

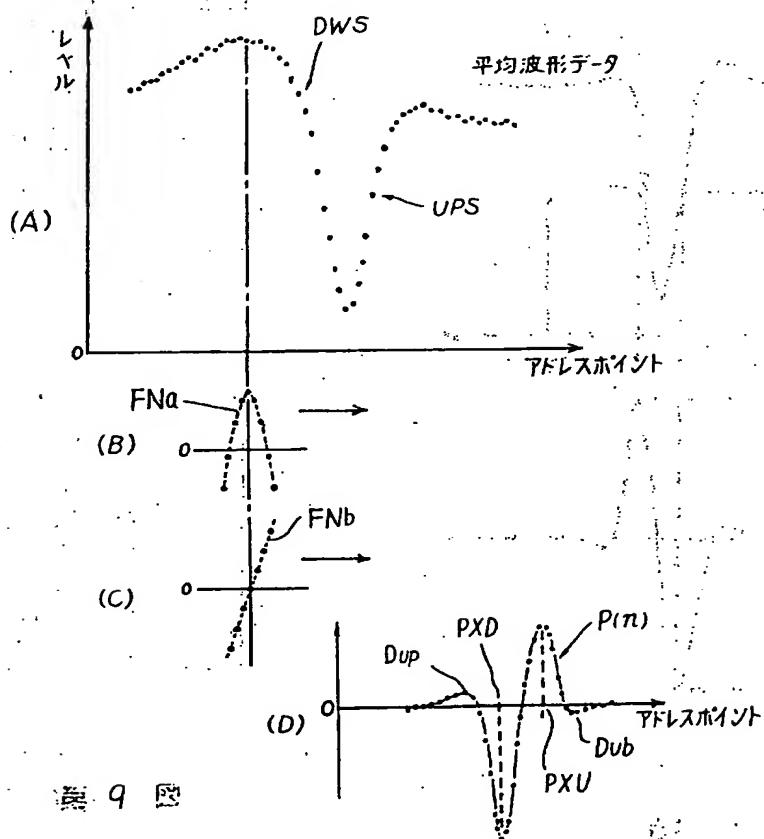
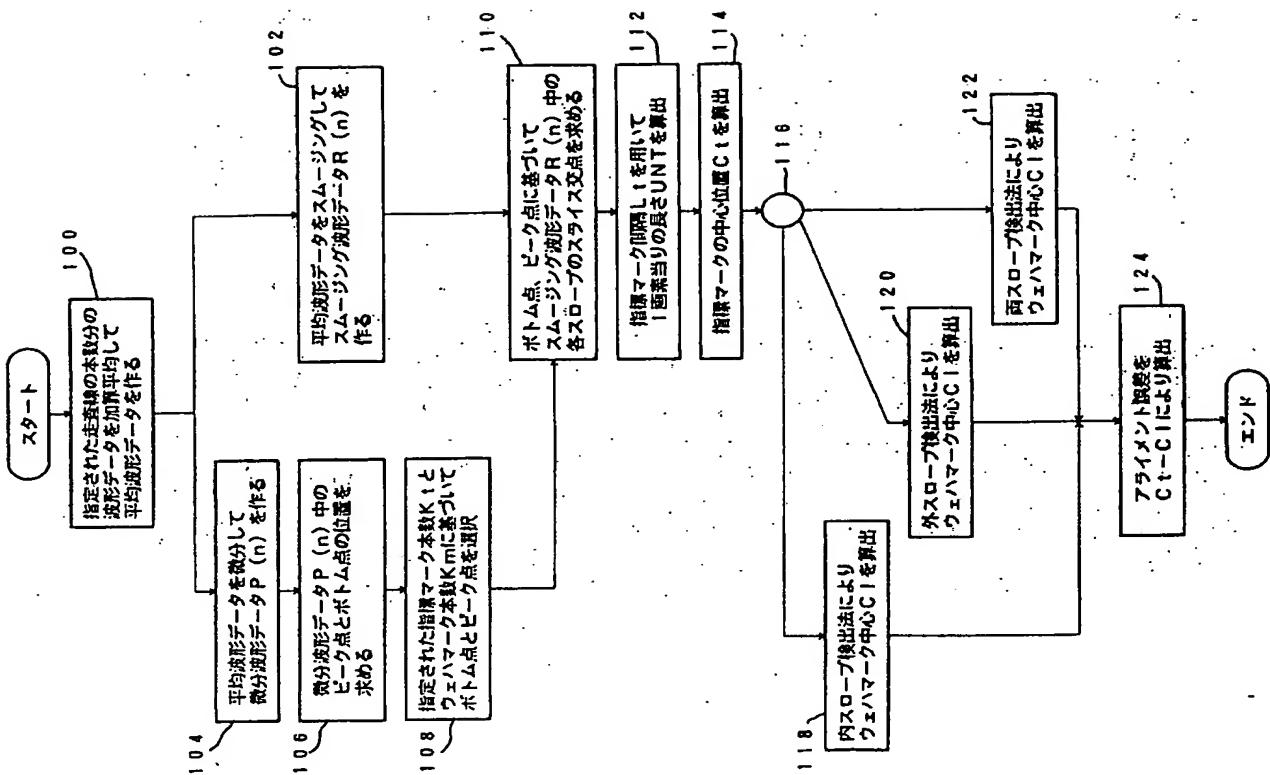
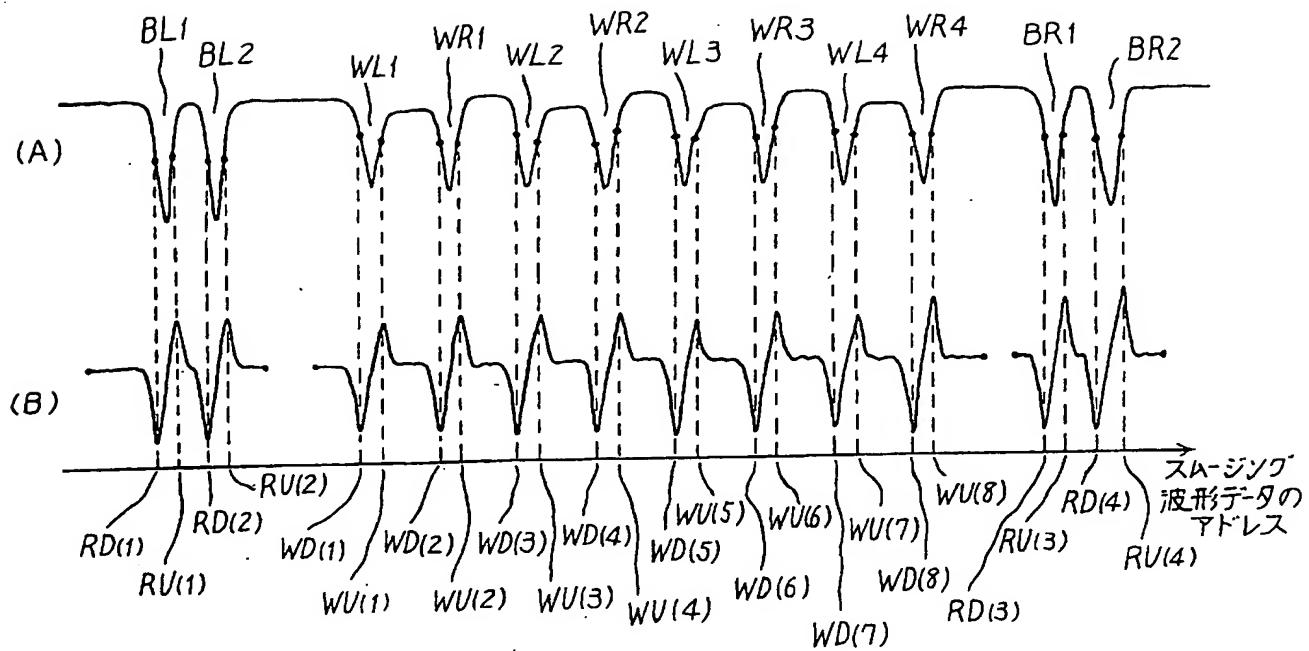
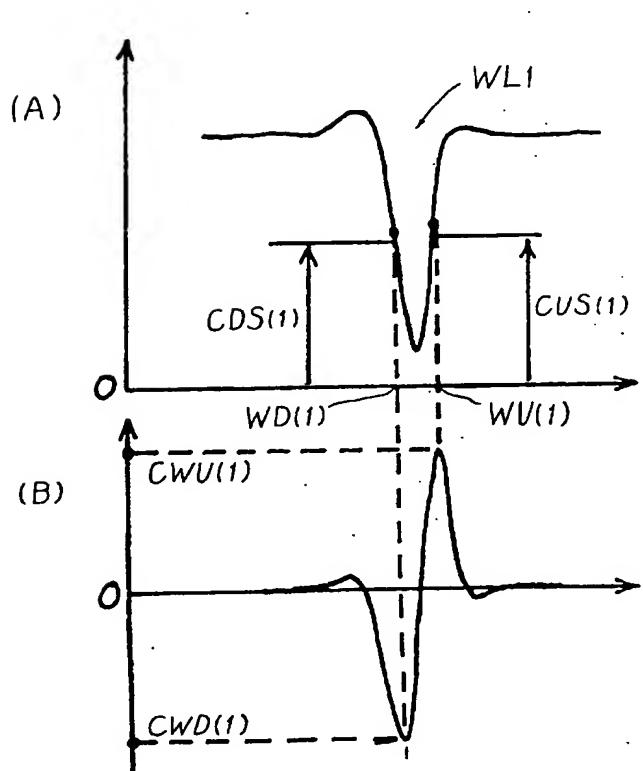


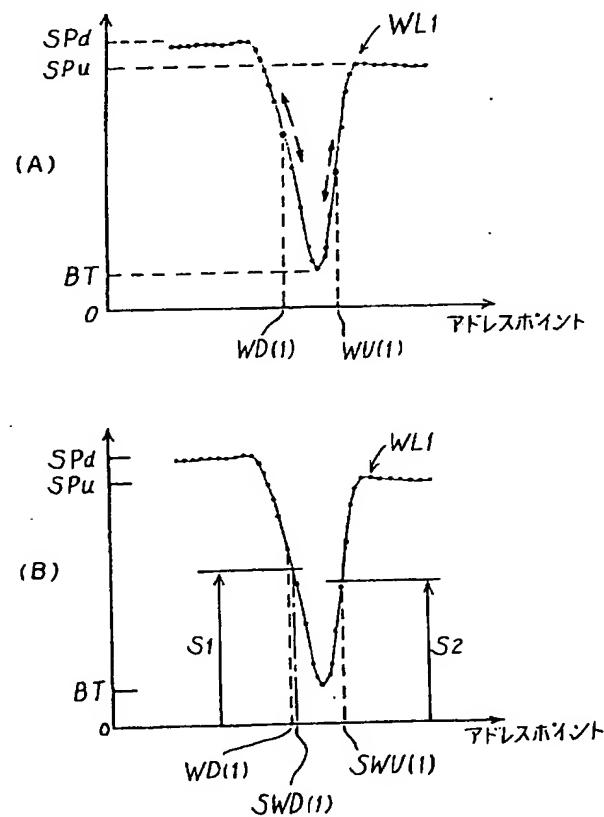
図 9



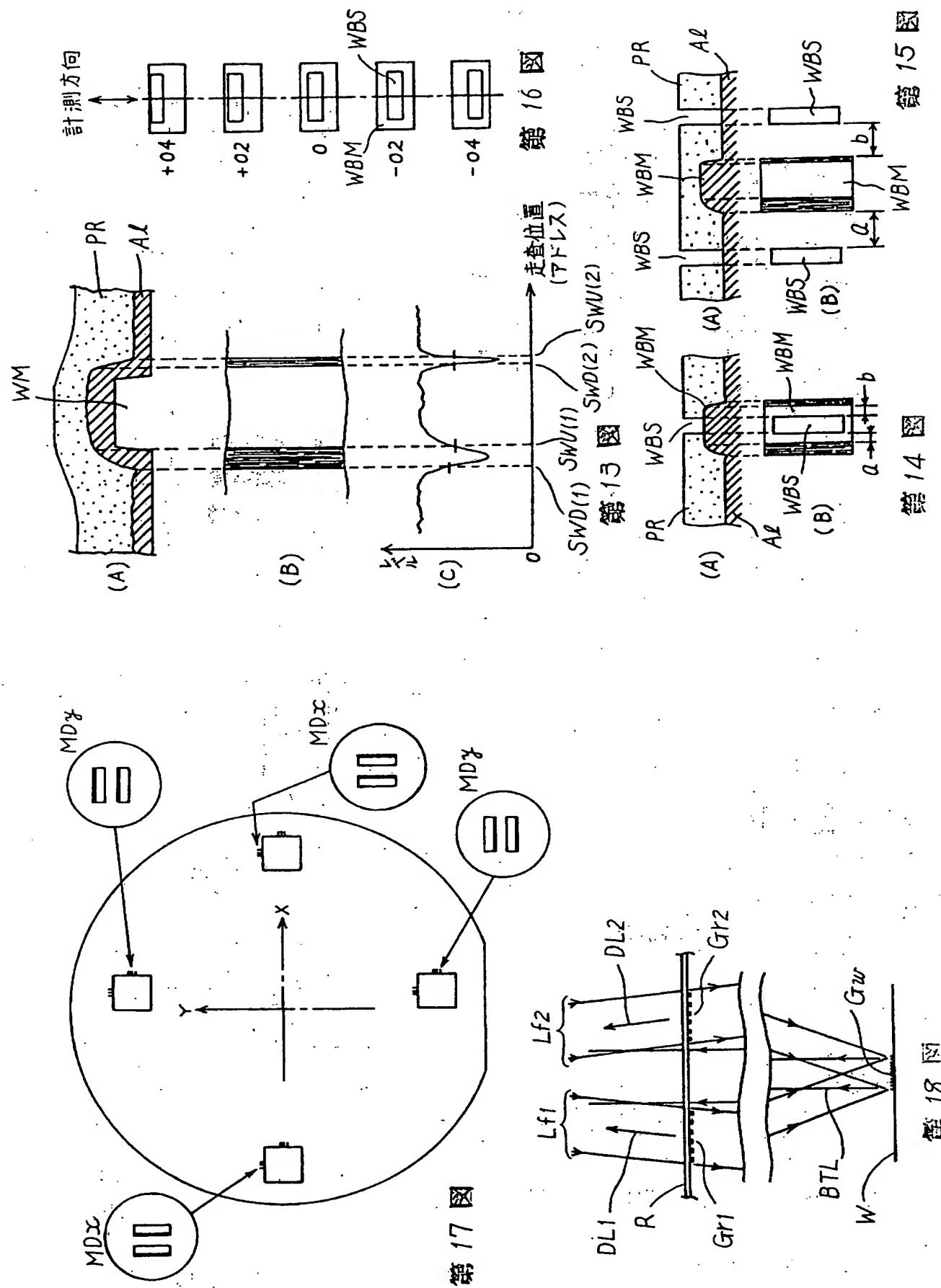
第 10 図

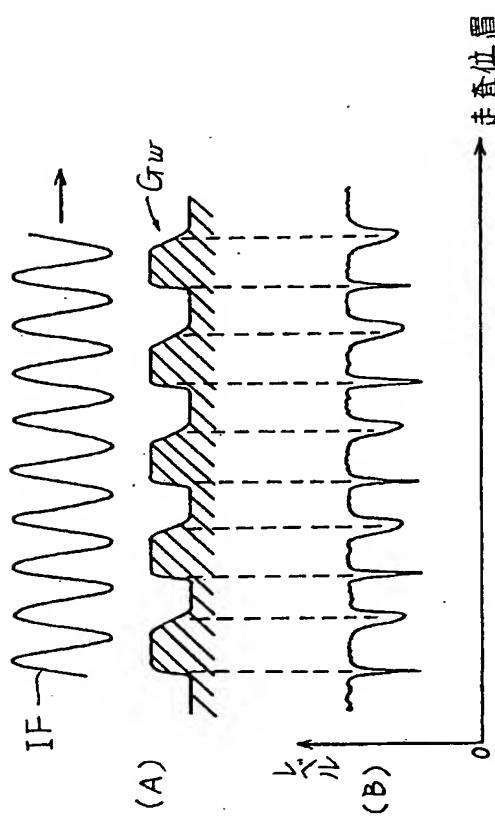


第 11 図

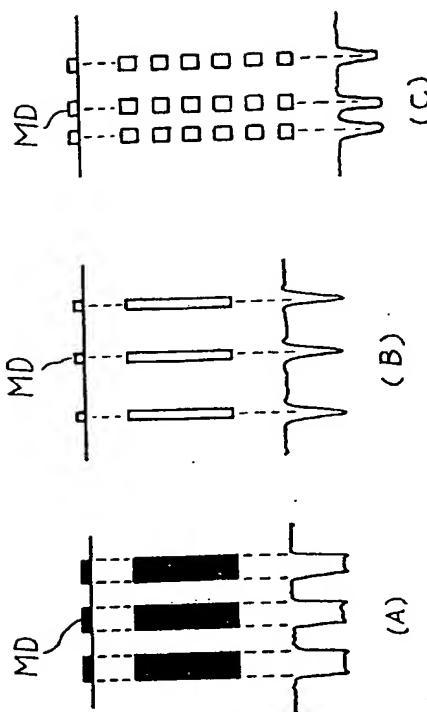


第 12 図

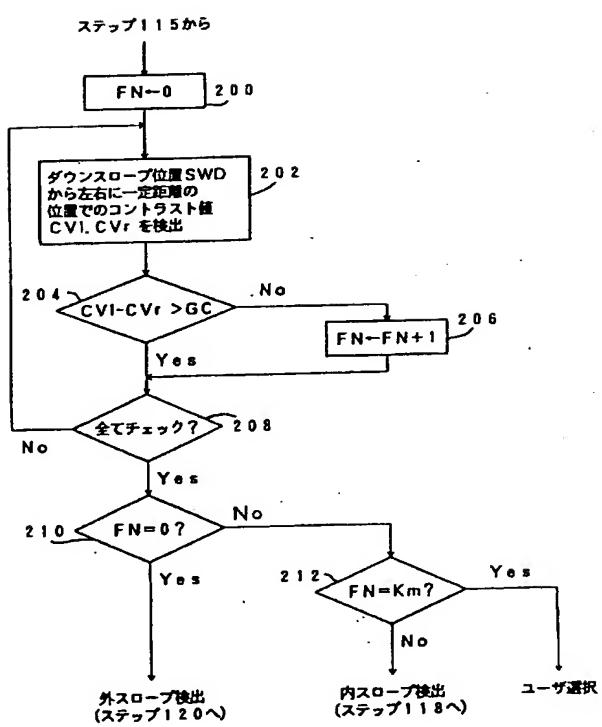




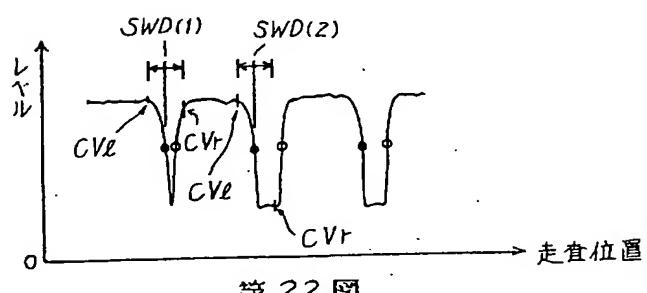
第 19 図



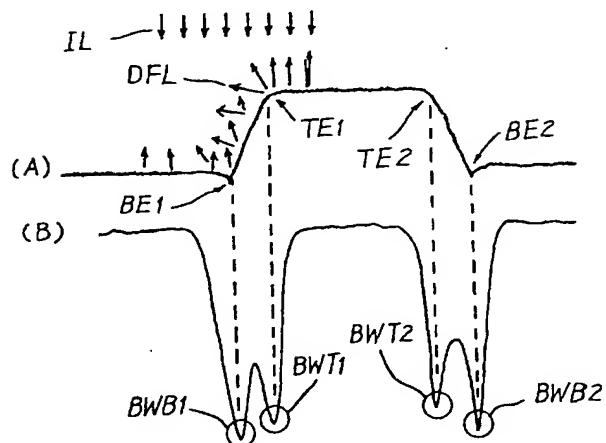
第 20 図



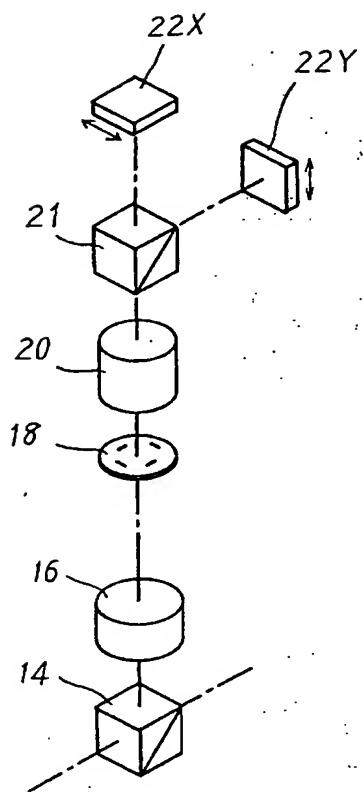
第 21 図



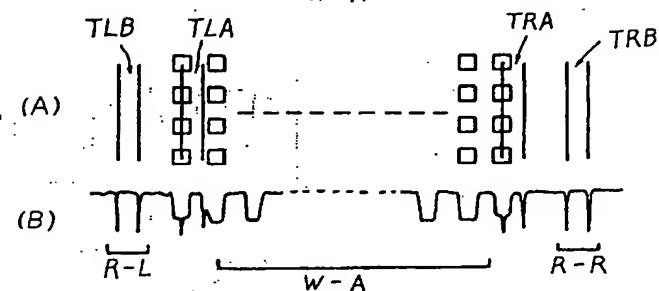
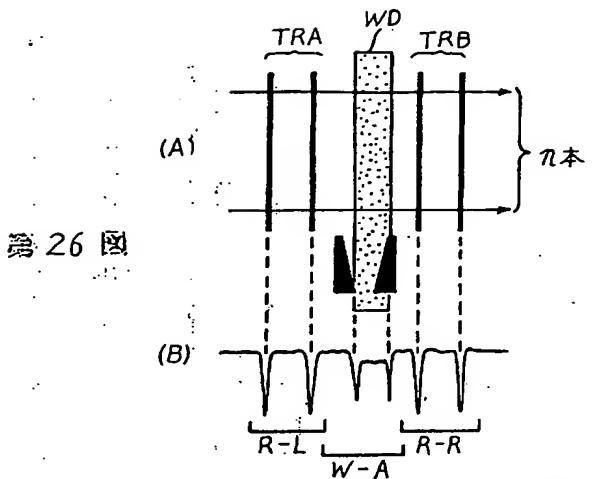
第 22 図



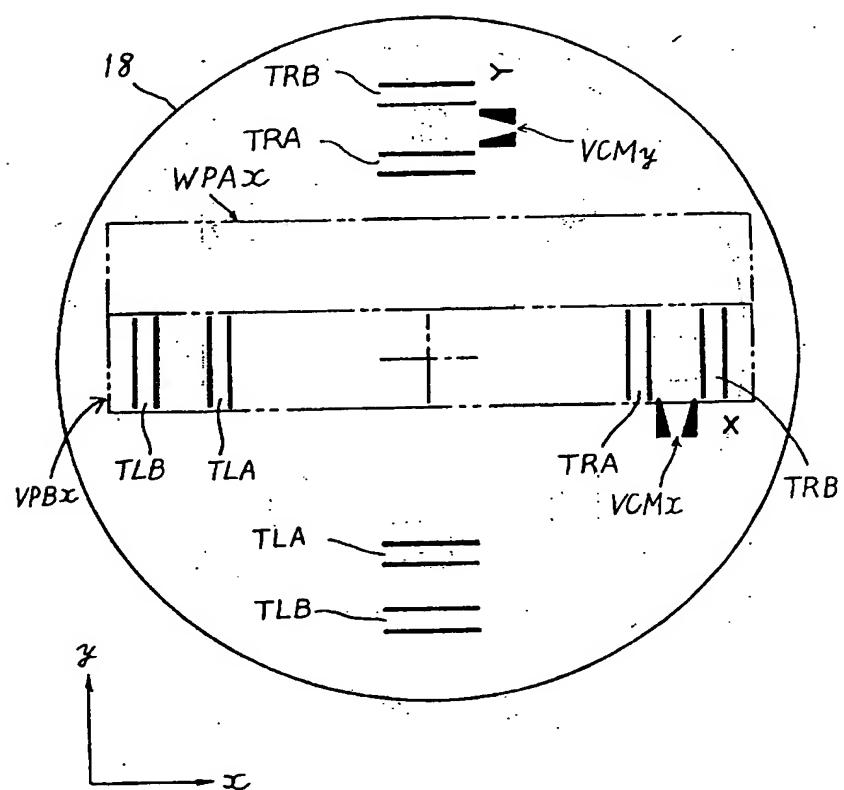
第 23 図



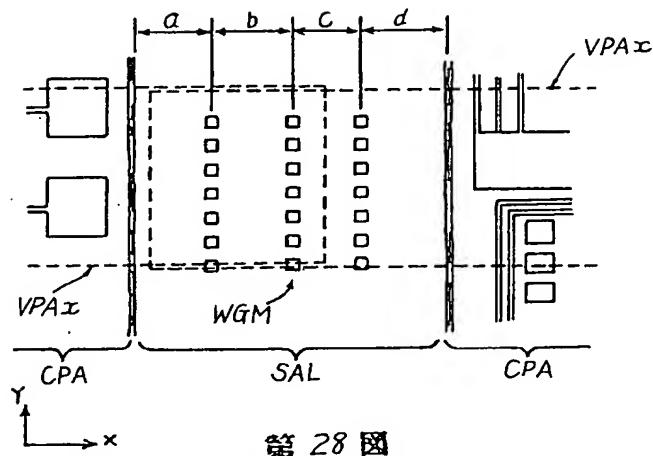
第 24 図



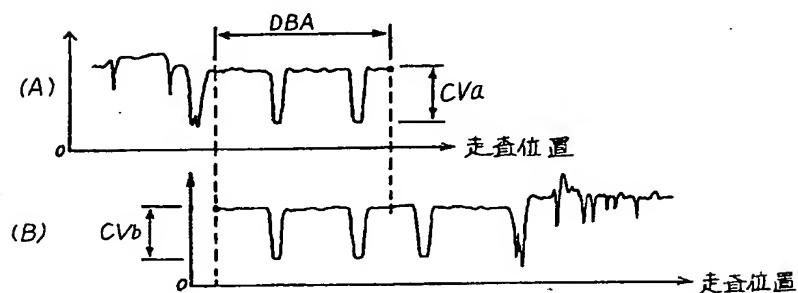
第 27 図



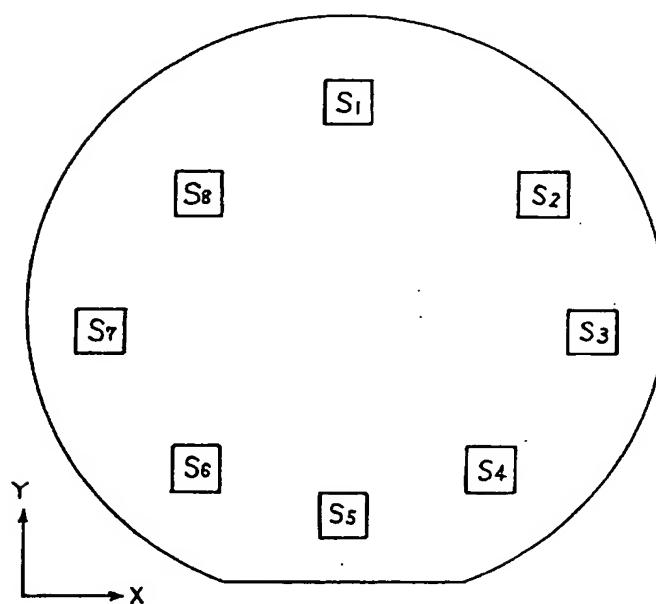
第 25 図



第 28 図



第 29 図



第 30 図